

# アプリケーション ノート AN-65

## LYTSwitch-5 ファミリー

### 設計ガイドと検討事項

#### はじめに

LYTSwitch™-5 ファミリーは、最大 25 W までの蛍光灯、電球、埋め込み式照明向けのワンコンバータ型 PFC 定電流 LED ドライバに最適です。各デバイスは、高耐圧パワー MOSFET、可変周波数、ON 時間制御エンジン、素早い点灯とソフトスタート、及び瞬時の過入力電圧シャットダウン、出力短絡オートリスタート、出力過電圧ラッチ停止、過熱シャットダウン機能付きサーマルフォールドバックを含む保護機能を内蔵しているため、部品点数が大幅に少なくなっています。内部フィードバックコントローラにより、外部プログラミング抵抗を使用して設定できる間接及び直接の出力電流センスが可能のため、特に絶縁型的设计アプリケーションでフォトカプラが不要になります。

内蔵された 725 V パワー MOSFET により、ハイライン AC 入力アプリケーションでドレイン電圧に大きなマージンを確保できるために信頼性が向上します。パワー MOSFET の電圧ストレスが低い場合には、電源コストを削減するための 625 V パワー MOSFET も用意されています。

一般的なトポロジの LYTSwitch-5 は、内部制御アルゴリズムを使用し、入力範囲と動作温度において、高効率、非常に低い高調波電流、及び高精度な公差の出力電流レギュレーションに対して不連続動作モード (DCM) で動作します。ローサイドスイッチングトポロジ、電気的に安定した SOURCE ピンによる冷却、周波数ジッター、及びパワー MOSFET がオフ状態の場合に出力ダイオードからの逆方向電流を本質的に排除する DCM 動作の組み合わせにより、高周波ノイズが軽減されます。これにより、EMI を低減しながらシンプルで小型の入力 pi フィルタを使用できます (低入力コンデンサにより THD が軽減されることに注意してください)。

#### 出力電力テーブル

製品	出力電力
	90-308 VAC
<b>LYT5225D</b>	9 W
<b>LYT5216D, LYT5226D</b>	16 W
<b>LYT5218D, LYT5228D</b>	25 W

テーブル 1. LYTSwitch-5 出力電力テーブル。詳細については、LYTSwitch-5 のデータシートを参照してください

#### 一般的な回路構成

LYTSwitch-5 デバイス ファミリーは一般的なトポロジなため、降圧型 (タップトバック型)、極性反転型 (タップトバック昇圧型)、昇圧型とフライバック型 (絶縁型と非絶縁型) などの任意のスイッチング構成で使用でき、LED 直列電圧に関係なく、あらゆる設計要件に幅広く適用できます。LYTSwitch-5 ファミリーのハイレベルな統合により、コンバータと EMI の両方の回路部で設計を容易に最適化できるため、開発期間が短縮されます。

図 1 と図 2 の回路に一般的な部品点数の少ないユニバーサル LED ドライバを示します。それぞれ降圧型と絶縁フライバック型に LYTSwitch-5 を使用しています。

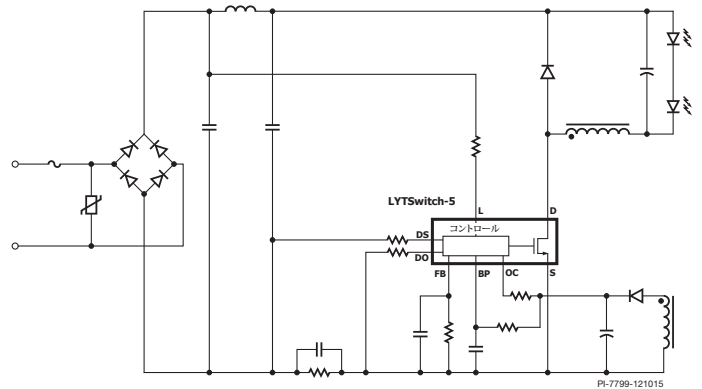


図 1. LYTSwitch-5 を使用した少ない部品点数による一般的な回路降圧型トポロジ (21 個の外付け部品)

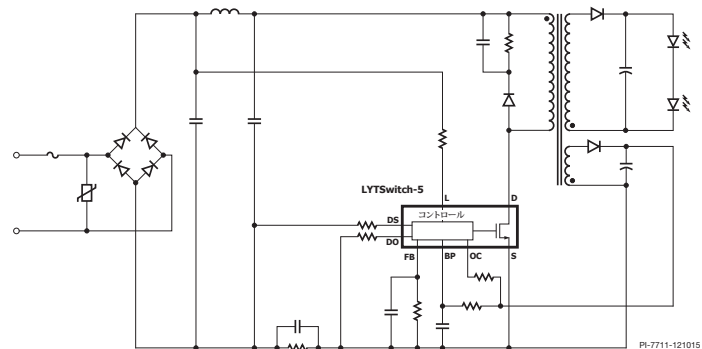


図 2. LYTSwitch-5 を使用した少ない部品点数による一般的な回路絶縁フライバック型トポロジ (23 個の外付け部品)

## 適用範囲

このアプリケーション ノートは、LYTSwitch-5 ファミリーのデバイスを使用して AC-DC LED ドライバを設計するユーザーを対象にしています。ステップバイステップのアドバイスにより、すばやく設計プロセスにとりかかって優れた試作品の設計を完成するため、トランス設計に必要な情報、主要部品を簡単に選択できます。このアプリケーション ノートでは、PI Expert™ 設計ソフトウェアの1つである PIXls の設計計算シートを直接参照します (<https://piexpertonline.power.com/site/login>)。

このアプリケーション ノートでは、製品の評価キット (RDK) とデザイン例デザイン レポート (DER) が役立つ場合もあります。これらには、プロトタイプ基板及び基板 (PCB) の Gerber、テスト データ、製品サンプルを含む完全な設計情報の技術レポートへのリンクが含まれます。PI Expert のダウン

ロード、RDK の入手、及びこのドキュメントのアップデートの詳細については、Power Integrations の Web サイト ([www.power.com](http://www.power.com)) を参照してください。

## スイッチングトポロジの選択

LYTSwitch-5 デバイス ファミリーは、降圧型 (タップトバック型)、極性反転型 (タップトバック昇圧型)、昇圧型とフライバック型 (絶縁型と非絶縁型) などの任意のスイッチングトポロジで使用でき、LED 直列電圧に関係なく、幅広くあらゆる設計要件に適用できます。正しいトポロジを選択することは複雑になる場合がありますが、LYTSwitch-5 を使用する場合に設計者が知っておく必要があるのは、効率と ATHD の目標のみです。テーブル 2 にトポロジの選択ガイドを示します。

出力電圧 (V)		推奨トポロジ					備考
低入力電圧/ ユニバーサル 入力	高入力電圧	タップトバック型/ 極性反転型	降圧型	極性反転型	昇圧	フライバック	
< 12	< 25	✓					最小入力電圧におけるデバイスの最大デューティによって制限される
13 - 60	27 - 100		✓				最小電圧は、最大入力時のデバイスの最大 ON 時間によって制限される
> 24	> 48			✓			最大出力電圧は、トランジスタブレークダウン電圧によって制限される
$V_{OUT} > V_{IN}$					✓		
3V以上の電圧						✓	
最小効率の見積もり		> 80%	> 87%	> 85%	> 90%	80%	
ATHD 率		> 15%	> 15%	5% < x < 15%	> 25%	5% < x < 15%	

テーブル 2. 推奨トポロジ選択ガイド

## デザイン例

出力電圧 75 V、出力電流 160 mA、±5% のレギュレーション公差、入力電圧範囲 90 VAC ~ 264 VAC、最小効率 89%、及び THD が 15% 未満で、LYTSwitch-5 を使用して 12 W 非絶縁型 LED ドライバを設計します。

## ステップ バイ ステップ形式の設計手順

テーブル 2 により、対応する PIXIs Designer 計算シートが使用されるので、この仕様には極性反転型のトポロジが適しています。すべての PIXIs Designer 計算シートは、Power Integrations の Web サイト (<https://pixipertonline.power.com/site/login>) でご覧になれます。

## ステップ 1: アプリケーション変数の入力

入力内容: 最小、公称、最大の入力電圧。VAC<sub>MIN</sub> [C3]、VAC<sub>NOM</sub> [C4]、VAC<sub>MAX</sub> [C5]、F<sub>L</sub> [C6]

2	アプリケーション変数の入力				デザイン タイトル
3	VACMIN	90.0		90.0 VRMS	最小 AC 入力電圧
4	VACNOM	230.0		230.0 VRMS	公称 AC 入力電圧
5	VACMAX	265.0		265.0 VRMS	最大 AC 入力電圧
6	FL			50 Hz	AC 入力周波数
7	VO_MIN			67.5 VDC	出力レギュレーションを維持する最小保証 VO
8	VO	75.0		75.0 VDC	最悪条件における通常動作出力電圧
9	VO_OVP_MIN			85.3 VDC	出力電圧保護が動作する最小電圧
10	IO	160.0		160.0 mA	平均出力電流
11	EFFICIENCY	0.89		0.89	総電源効率
12	Z			0.50	損失分配係数
13	PO			12.00 W	出力電力

図 3. PIXIs 設計計算シートの「アプリケーション変数」セクション

LYTSwitch-5 は、幅広い入力電圧アプリケーションを対象にしています。LYTSwitch-5 は、入力範囲全体で高効率、高力率、低 THD、及び高精度なレギュレーションを維持できます。

テーブル 3 は、特定の領域の要件に対する入力範囲の参照として使用してください。

領域	公称入力 (VAC)	最小入力 (VAC)	最大入力 (VAC)	公称周波数 (Hz)
日本/米国	100/115	85	132	50/60
ヨーロッパ/世界のその他の地域	230/240	195	264	50/60
米国の商業ビルの照明 (208 VAC 相間)	208/277	177	308	60

テーブル 3. 全世界の標準的な入力電圧範囲と入力周波数

入力内容: 公称出力電圧、V<sub>o</sub> [C8]、出力電流 I<sub>o</sub> [C10]、効率 [C11]、損失分配係数、Z [C12]

高力率 1 コンバータ LED ドライバでは、出力は大きな低周波リップルを含み、周波数は入力 の 2 倍になります。出力電力を正確に測定するためには電力メーターを使用することを推奨します。PO [E13] は、VO [C8] と IO [C10] の積の積分に基づいて計算し、デバイスのサイズに選択する際に使用します。

$$P_o = \int I_{o(t)} \times V_{o(t)} dt$$

LYTSwitch-5 にはラッチ タイプの出力過電圧保護が内蔵されているため、OC ピンを介した電流が I<sub>oov</sub>V スレッシュホールドを超えると、IC はラッチをトリガしてスイッチングを停止して出力電圧がさらに上昇するのを防止します。この保護モードをラッチオフ状態からリセットするには、AC 電源の再投入が必要です。

出力過電圧は、PIXIs で VO\_OVP\_MIN として計算されるバイアス供給によって検出されます。過電圧設定ポイントの精度は、バイアスと出力巻線間の相互インダクタンス (M) に依存します。つまり、結合が良いほど精度が高くなります。したがって、バイアス巻線とメイン巻線の結合を良くすること推奨します。

直接出力電圧センスに対しては NS/NB = 1 にします。または PIXIs 計算に対して VBIAS [C76] = VO [C8] と入力します。

出力電圧保護が動作する最小電圧はセル VO\_OVP\_MIN [E9] で計算します。

$$V_{O(OVP)MIN} = (R_{OC} \times I_{Oov} + V_{OC}) \times N/NB$$

各値の意味は次のとおりです。

ROC: 整流バイアス電源からの OC ピンに接続されたフィードバック抵抗。一般的な抵抗値は、公称出力電圧と出力電流に基づく 100 μA OC 電流 (IOC) を使用して設定します。

$$R_{OC} = (V_{BIAS} - V_{OC}) / I_{OC}$$

I<sub>oov</sub>: ラッチ過電圧電流のスレッシュホールド。下限は 127 μA。

V<sub>oc</sub>: OC ピン電圧。標準値は 2.2 V。

N: 出力巻線の巻数。

N<sub>b</sub>: バイアス巻線の巻数。

I<sub>oc</sub>: 100 μA。出力電流を設定するために使用するデフォルト値。

最小出力電圧、VO\_MIN [E7]

高精度なレギュレーションを維持できる最小出力電圧を計算します。

効率 [C11]、η

テーブル 2 の効率予測値を使用します。実際のユニットが利用可能になったら、測定された効率を入力して出力電流を微調整します。

$$\eta = \frac{P_o}{P_{IN}}$$

損失分配係数、Z [E12]

分配係数は出力側と合計損失の比率です。LYTSwitch-5 から見た入力電力とドレイン電流を計算するために、コンバータの DC-DC 部の効率で使用します。標準値は 0.5。

$$Z = \frac{\text{Secondary Loss}}{\text{Total Losses}}$$

## ステップ 2: LYTSwitch-5 の設計変数

17	LYTSwitch-5 の設計変数				
18	BREAKDOWN VOLTAGE	725		725 VDC	650V ~ 725V の間で選択
19	GENERIC DEVICE	自動		LYT52X6D	選択された LYTSwitch-5 汎用デバイス
20	ACTUAL DEVICE			LYT5226D	選択された LYTSwitch-5 デバイス コード
21	ILIMITMIN			1.767 A	最小デバイス カレント リミット
22	ILIMITTYP			1.900 A	標準カレントリミット
23	ILIMITMAX			2.033 A	最大カレントリミット
24	IP_MOSFET			1.520 A	最悪条件における MOSFET のピークドレイン電流
25	TON_MIN			1.192 μs	最悪条件における MOSFET の最小 ON 時間
26	TON_MAX			3.138 μs	最悪条件における MOSFET の最大 ON 時間
27	IAVG_MOSFET			0.141 A	最悪条件における MOSFET の平均電流
28	IRMS_MOSFET			0.301 A	最悪条件における MOSFET の最大実効電流
29	KDP			1.118	MOSFET のオフ時間と二次側ダイオードのオン時間の比率
30	VDRAIN			490.7 VDC	最悪条件における MOSFET のドレイン電流

図 4. PIXIs 設計計算シートの「LYTSwitch-5 設計変数」セクション

ACTUAL DEVICE [E20] は、計算された出力電力と入力電圧に基づいて自動的に選択されます。BREAKDOWN VOLTAGE [E18] セルでは、高入力電圧に対して 725 V 耐圧、低入力電圧に対して 650 V 耐圧が自動的に選択されます。ただし、MOSFET の実際のストレス電圧の測定値が 650 V 未満の場合は、要件に応じてデフォルトの選択より 650 V 耐圧のデバイス/またはより小さな MOSFET を内蔵するデバイスを優先して選択することもできます (温度マージンの要件が厳しくない場合)。

選択したデバイスの対応するデータシートのカレントリミットの仕様 ( $I_{LIMIT(MIN)}$  [E21]、 $I_{LIMIT(TYP)}$  [E22]、及び  $I_{LIMIT(MAX)}$  [E23]) が表示されます。他のトランス設計パラメータの計算に必要です。

**MOSFET ピーク電流、IP\_MOSFET [E24]**

DCM の動作を維持するために、最大動作ピーク電流の理論値はデバイスの最小カレントリミットを超えないようにする必要があります。

**最小 ON 時間、TON\_MIN [E25]**

最小 ON 時間の動作は、高精度な出力電流レギュレーションを維持するために最小出力電圧 VO\_MIN [E7] に基づきます。

**最大 ON 時間、TON\_MAX [E26]**

最大動作 ON 時間 (TON\_MAX) は、高精度な出力電流レギュレーションを維持するために出力電圧の最大交差に基づきます (110% を想定)。

**デバイス MOSFET の平均電流と RMS 電流、IAVG\_MOSFET [E27]、IRMS\_MOSFET [E28]**

デバイス MOSFET の導通損失を見積もるために、MOSFET の平均電流 (IAVG\_MOSFET) と RMS 電流 (IRMS\_MOSFET) が計算されます。

**リップル/ピーク電流比、KDP [E29]**

MOSFET のオフ時間と二次ダイオードのオン時間の比率 (図 5)、不連続動作モードの動作を維持するために、1 より大きい KDP を推奨します。

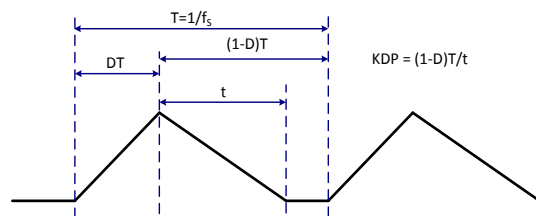


図 5. インダクタ電流の図。KDP &gt; 1 により、不連続動作モード (DCM) の動作を維持

**MOSFET ドレイン - ソース間電圧、VDRAIN [E30]**

ドレイン - ソース間電圧 ( $V_{DRAIN}$ ) は、最大入力電圧及び過電圧状態を考慮した  $V_o$  の 120% に基づいて計算されます。

## ステップ 3: デバイスのプログラミング パラメータ

番号	パラメータ名	値	説明
34	デバイス プログラミング パラメータ		
35	RDO	6 kΩ	DO ピン抵抗
36	RDS	6 kΩ	極性反転型コンバータの DS ピンに接続されるカレント センスプログラミング抵抗

図 6. 設計計算シートのデバイスのプログラミング パラメータの入力

## データ出力抵抗, RDO [E35]

デフォルト値は 6 kΩ。

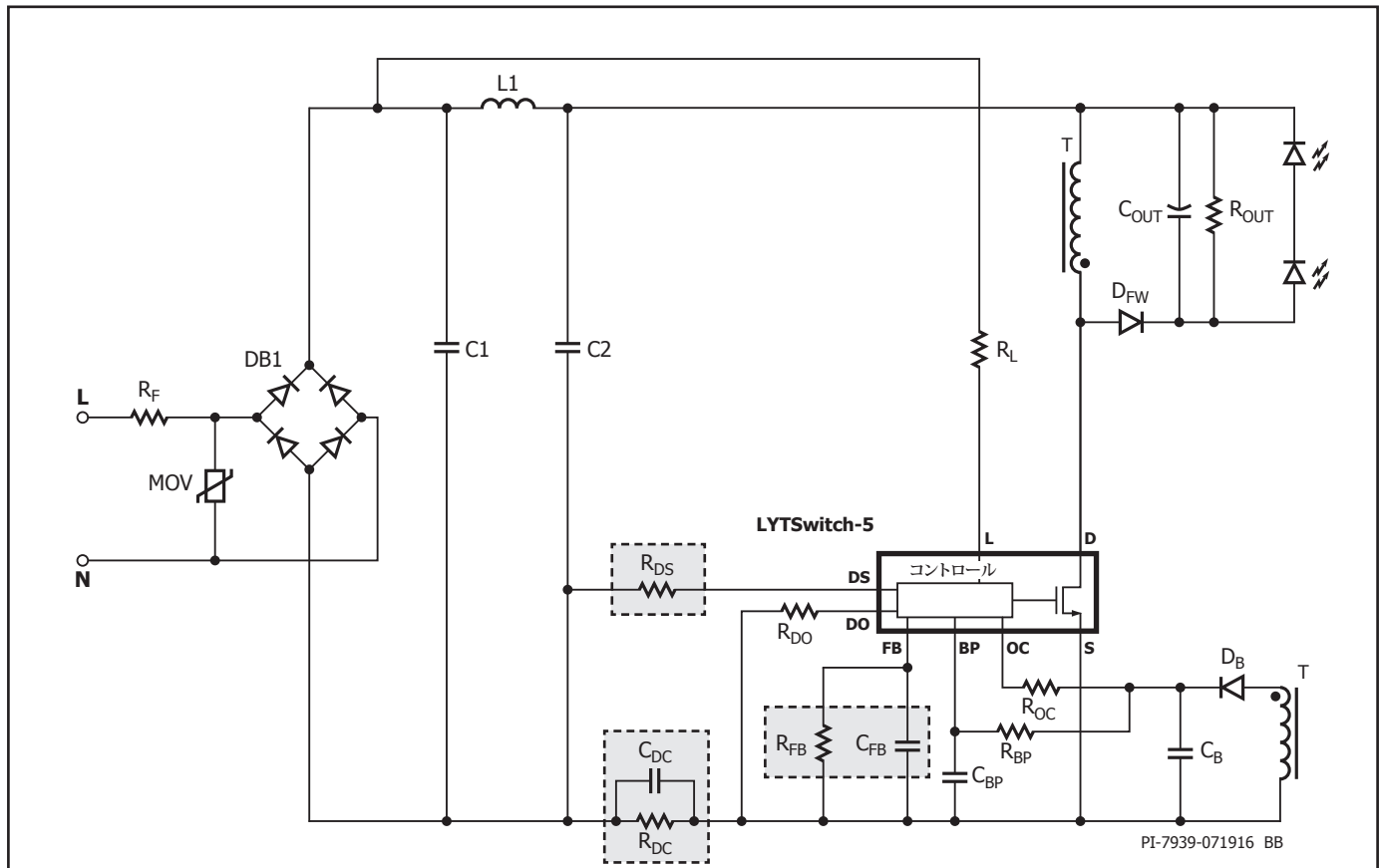
## 抵抗の選択方式 RDS [E36]

抵抗 RDS には、PIXIs 設計計算シートあたり 1 つのデフォルト値が割り当てられます。LYTSwitch-5 で出力電流をセンスして良好なレギュレーションを維持するには、間接センス(PSR)と直接センス(SSR)の 2 つの方法があります。これらはトポロジに依存し、RDS 抵抗値を介してプログラムされます。間接電流センス (PSR) が使用される降圧型または絶縁フライバック型などの IC コントローラの出力量基準電位が入力基準電位と共通ではないトポロジでは、複雑なフォトカプラまたはレベルシフト回路が不要になります。センスは RDC センス抵抗を介して行われます。信号は RDS 抵抗を介して IC の DRIVER CURRENT SENSE (DS) に流入されます。信号は内部的に処理され、補間値は  $C_{FB}$  と  $R_{FB}$  によってフィルタされる FEEDBACK (FB) ピンに出力されます (図 7)。後者は、入力回路と出力回路で基準電位が共通している場合に使用されています。ダイレクトセンス方式 (SSR) では、

$R_{DS}$  抵抗が単に SOURCE ピンに接続され、FEEDBACK ピンを使用して、負荷に直列で接続される  $R_{FB2}$  センス抵抗を介して出力電流が直接センスされ、フィードバック信号には小さなローパスフィルタ ( $R_{FB}$  と  $C_{FB}$ ) が必要です (図 7)。

RDS (Ω)	電流センス	トポロジ
6 k	間接または一次側センスレギュレーション (PSR)	降圧型、極性反転型、絶縁フライバック型
24 k	直接または二次側センスレギュレーション (SSR)	非絶縁フライバック型、昇圧型

テーブル 4. トポロジの電流センスのための RDS 抵抗の選択

図 7. 極性反転型トポロジにおける出力電流の間接センスに使用する  $R_{DS}$ 、 $R_{DC}$ 、 $R_{FB}$ 、及び  $C_{FB}$  を示す回路図

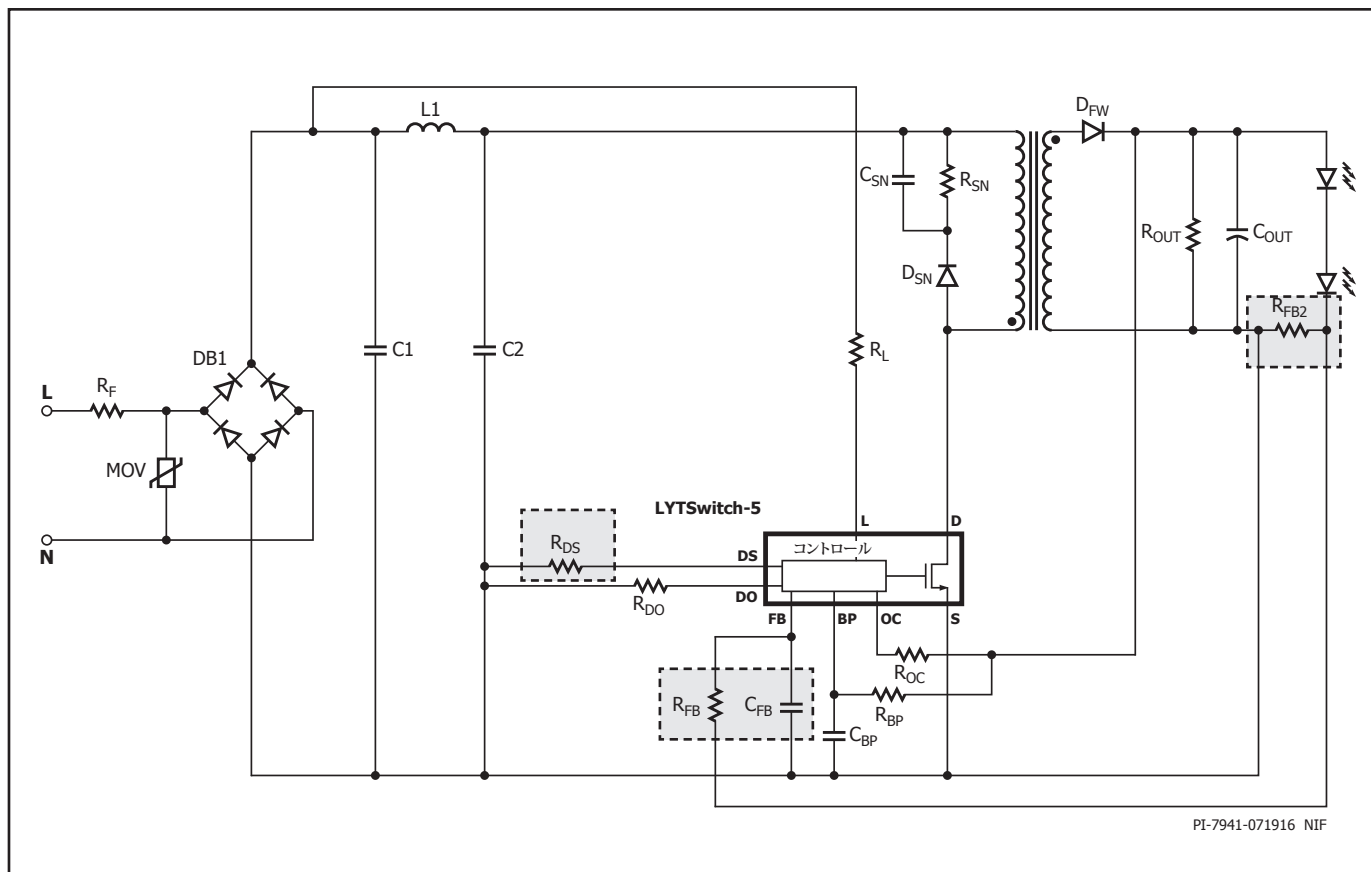


図 8. 非絶縁フライバック型における出力電流の直接センスに使用する  $R_{DS}$ 、 $R_{FB2}$ 、 $R_{FB}$ 、及び  $C_{FB}$  を示す回路図

他のトポロジについては、付録 A の回路図を参照してください。

**ステップ 4: インダクタ コアと構成に関する変数の入力**  
**CORE TYPE, AE, LE, AL, VE, AW, BW**

40	インダクタ コアと構成に関する変数の入力			
41	CORE TYPE	EFD15	EFD15	コア タイプ
42	AE		15.00 mm <sup>2</sup>	コア実効断面積
43	LE		34.00 mm	コア実効磁路長
44	AL		700 nH/T <sup>2</sup>	ギャップ無しコア実効インダクタンス
45	VE		510 mm <sup>3</sup>	コアの体積
46	AW		19.03 mm <sup>2</sup>	ボビンの巻線領域
47	BW		8.85 mm	ボビンの物理的巻線幅

図 9. 計算シートのインダクタ コアと構成に関する変数の入力

コア タイプの選択はデフォルトで [自動] に設定されます。計算シートでは、指定した出力電力に適した一般的に使用されている最小のコアが自動的に選択されます。設計者が別のコアを使用するように選択した場合は、PIXIs 計算シートのセル Core Type [C41] のドロップダウン メニューから一般的なコアの一覧を選択するか、または使用するコアのパラメータをマニュアルで入力できます。

AE [C42]、LE [C43]、AL [C44]、VE [C45]、AW [C46]、及び BW [C47] の各セルにコアとボビンのパラメータを入力するために、参照値を無効化出来ます。目的のコアが一覧にない場合、または指定したコアまたはボビンの情報が計算シートの参照情報と異なる場合に便利です。



## ステップ 5: トランス設計パラメータの入力

51	トランス設計パラメータ				
52	インダクタンスパラメータ				
53	INDUCTANCE	325		325 uH	インダクタンスの標準値
54	INDUCTOR_TOL	5		5 %	インダクタンスの公差
55	INDUCTANCE_MIN			309 uH	インダクタンスの最小値
56	INDUCTANCE_MAX			341 uH	インダクタンスの最大値
57	N	121		121 巻数	インダクタ巻数
58	ALG			22.20 nH/T <sup>2</sup>	ギャップ コア実効インダクタンス
59	BM			2857 ガウス	最大磁束密度
60	BP			3822 ガウス	ピーク磁束密度
61	BAC			1429 ガウス	コア損失曲線における最悪条件時の AC 磁束密度 (0.5 × ピーク ツーピーク)
62	LG			0.8 mm	コア ギャップ長
63	LAYERS_DESIRED			5	インダクタの巻線層の必要数
64	LAYERS_ACTUAL			4.61	インダクタの巻線層の実際の数
65	AWG			29 AWG	インダクタの巻線ゲージ
66	OD_INDUCTOR_INSULATED			0.337 mm	インダクタ巻線の皮膜を含む外径
67	OD_INDUCTOR_BARE			0.286 mm	インダクタ巻線の皮膜を除いた外径
68	IRMS_INDUCTOR			0.452 A	インダクタ巻線を通る最大実効電流
69	CMA_INDUCTOR			280 Cmil/A	インダクタ巻線の CMA
70	J_INDUCTOR			7.04 A/mm <sup>2</sup>	インダクタ巻線の電流密度
71	PRIMARY WINDING FILL FACTOR			72%	インダクタ巻線が占有するボビン巻線領域の割合 (%)

図 10. 「トランス設計パラメータ」セクション: 設計計算シートのインダクタンスパラメータ

## インダクタンス [E53]

これはメイン インダクタの目標定格一次インダクタンスです。空白のままにすると、計算シートは入力範囲全体で不連続動作モードを維持するために VAC\_MIN [E53] に基づいてインダクタンスを計算します。ユーザーは、セル [C53] の計算を柔軟に手入力して、必要な動作に基づいてインダクタンスを最適化できます。

## インダクタ公差 [E54]、Inductance\_Min [E55] と Inductance\_Max [E56]

算出されるインダクタンス公差は、セル [C54] で割り当てることができます。この公差は、一次電流と動作デューティ サイクルの電気的パラメータの最悪条件時の計算に使用されます。

## インダクタ巻数、N [E57]

これはメイン一次側巻線の巻数です。計算シートでは、最大磁束密度 BM [E59] と最悪条件 AC 磁束密度 BAC [E61] に基づいて巻数が自動的に最適化されます。必要な調整のための巻数をセル [C57] に割り当てることができます。

$$N = \text{INDUCTANCE}_{(MAX)} \times IP_{(MOSFET/BM)} \times A_E$$

## ギャップ コア実効インダクタンス、ALG [E58]

ALG (nH/T<sup>2</sup>) は、コアを生成してトランスのインダクタンスを設定するために使用します。トランス メーカーでコアのセンター レッグの空隙を指定するために使用します。コアの巻数を 2 乗して得られるインダクタンス値です。

## 最大動作磁束密度、BM [E59]

最高動作温度での通常動作中のコアの飽和を避けるために、最大値 3300 ガウスを推奨します。

## ピーク磁束密度、BP [E60]

コアの飽和を避けるために、最大値 4200 ガウスを推奨します。ピーク磁束密度は、通常、起動時及び出力短絡時に発生します。ピーク磁束密度は、最

大デバイス カレント リミットで見積もります。最大負荷で起動した場合に最高の周囲温度でコアの飽和が発生しないことを確認することが重要です。

$$BP = \text{INDUCTANCE}_{(MAX)} \times I_{LIMIT(MAX)/N} \times A_E$$

## AC 磁束密度、BAC [E61]

定常状態における与えられたコアの素材と量に対するコア損失を見積もるために使用する磁束密度です。BAC = 0.5 × BM

## コア ギャップ長、LG [E62]

トランスの製造で、コア材料の透磁率 (AL) に基づいた正しいインダクタンスを設定するために使用するギャップです。

## Layers\_Desired [E63] と Layers\_Actual [E64]

トランス ボビンに収まるようにマグネットワイヤのサイズを見積もるために使用する巻線層の数。

## トランス ワイヤの詳細、OD\_Diameter\_Insulated [E66]

皮膜を含むワイヤの外径は、与えられた一次巻線数 (N)、ボビン幅 (BW)、及び割り当てられた巻線層数 (L) が収まるようにするための最大直径で計算されます。

## インダクタ実効電流、IRMS\_Inductor [E68]

実効電流は、インダクタの銅損失を見積もるために使用できます。

計算シートにあるその他の役立つ磁気パラメータは次のとおりです。

OD\_Inductor\_Bare [E67]、皮膜なしの線径。

CMA\_Inductor [E69]、インダクタ巻線の実効面積 (サーキュラー ミル (Cmil))。

Current\_Density [E70]、インダクタ巻線の実効電流密度。

一次巻線の占有率 [E71]、一次巻線が占有するボビン巻線領域のパーセンテージで、十分なスペースがあるかどうかを見積もります。

[C53]、[C54]、[C57]、[C63]、及び [C65] の各オーバーライド セルは、目的のパラメータを入力するために使用できます。

ステップ 6: トランス バイアス巻線と部品

あらゆる入出力状態で正常に動作させるため、BYPASS ピンに電流を供給します。さらに、レギュレーションのためのフィードバック情報を OC ピンに供給します。整流ダイオードには、定格電圧が設計計算シート (PIVBS [E77]) で指定されている値以上で、高速または超高速の任意のリカバリ タイプを使用できます。通常は定格電圧が 200 V 以上で、定格電流が 200 mA 以上です。1N4936 と UF4004 はその一例です。

出力整流ダイオードの最大ピーク逆電圧、PIV<sub>BS</sub> [E77]

最大入力電圧におけるバイアス ダイオード全体の最大ストレス電圧です。

$$PIV_{BS} = BIAS_{TURNS/N} \times VAC_{MAX} \times \sqrt{2} + BIAS$$

[C74] と [C76] のオーバーライドセルは、それぞれ  $V_{D_{BIAS}}$  と  $V_{BIAS}$  の必要なパラメータを入力するために使用できます。

73	バイアス巻線パラメータ				
74	VD_BIAS		0.70	VDC	バイアス巻線ダイオード順方向電圧降下
75	BIAS TURNS		21	巻数	バイアス巻線数
76	VBIAS		12.0	VDC	バイアス電圧。最小 VO と VACMAX で性能を確認
77	PIVBS		77.0	VDC	出力整流器の最大ピーク逆電圧 (VACMAX で計算)
78	CBIAS		22.0	uF	バイアス巻線の整流コンデンサ
79	RBP		6.36	kΩ	BP ピンに供給するために必要な 1 mA の電流を想定したバイアス供給抵抗
80	CBP		2.2	uF	最小 BP ピン容量

図 11. 設計計算シートのトランス バイアス巻線のパラメータ

バイアス ダイオード順方向電圧降下、VD\_BIAS [E74]

バイアス整流ダイオードの 0.7 V の一般的な順方向電圧降下のデフォルト値。

バイアス巻線数、BIAS<sub>TURNS</sub> [E75]

選択したバイアス電圧と出力電圧に基づいて計算されたバイアス巻線数です。

$$BIAS_{TURNS} = (V_{BIAS} + VD_{BIAS}) / (V_O + VF_{DIODE}) \times N$$

バイアス電圧、V<sub>BIAS</sub> [E76]

デフォルト値は 12 V で、バイアスが IC をサポートするための電圧を供給するための最小値です。リップル電圧を低減するため、少なくとも 10 μF 電解コンデンサ フィルタを使用してください。セラミック型コンデンサを使用する場合は、DC バイアス効果を考慮し、22 μF 値を推奨します。

出力電圧範囲を広くするための設計として、最も低い出力電圧において出力電流レギュレーションを確保するため、バイアス電圧は 20V<sub>I</sub> することを推奨します。

ステップ 7: 二次出力ダイオードのパラメータ

出力整流に超高速ダイオードを使用し、推奨ダイオードの定格値を出力電流の 2 倍にする必要があります。つまり、効率を向上するために  $2x I_O < I_{AVG(DIODE)}$  にします。

出力ダイオードの電圧降下、VF\_DIODE [E85]

出力ダイオードの平均の順方向電圧降下を入力します。PN 接合ダイオードでは 0.7 V を使用します。I<sub>O</sub> × V<sub>F</sub> によって見積もられるこのダイオードのおよそのフォワード電力損失。

出力ダイオードの実効電流、IRMS\_DIODE [E86]

インダクタの銅損失の見積もりに使用できるダイオードを通過する実効電流を計算できます。

出力ダイオードのピーク電流、IP\_DIODE [E87]

出力ダイオードのピーク電流は、ユーザーがダイオード定格電流とパッケージ サイズを選択できるようにするために最悪条件で計算されます。

ダイオードのピーク逆電圧、PIV\_DIODE [88]

このパラメータは、出力ダイオードの定格電圧を選択する際に使用します。最悪条件のピーク逆電圧は、最悪条件であるオープン負荷条件で計算されます。

極性反転型:

$$PIV_{DIODE} = VAC_{MAX} \times \sqrt{2} + VO_{MAX}$$

84	二次ダイオードのパラメータ				
85	VF_DIODE		0.7	VDC	出力ダイオード順方向電圧降下
86	IRMS_DIODE		0.375	A	LP_MIN、VACMIN、及び PO_MAX におけるダイオード実効電流
87	IP_DIODE		1.520	A	LP_MIN、VACMAX、及び PO_MAX におけるダイオードピーク電流
88	PIV_DIODE		506.0	VDC	出力ダイオードの VO_MAX におけるピーク逆電圧

図 12. 設計計算シートの二次ダイオードのパラメータ



## ステップ 8: フィードバック パラメータと保護パラメータと微調整

このセクションでは、設計に使用する外付け部品を選択して目標の出力電流を達成する方法について説明します。このセクションを空白のままにすると、試作品で使用する初期値が推奨されます。試作後は、オーバervライドセル [C93]、[C96]、[C98]、[C99]、及び [C101] を使用して出力電流を調整できます。

低 ESR セラミック型コンデンサの使用を推奨します。サイズ、コスト、高 ESR、及び高容量公差により、アルミニウム電解コンデンサは推奨されません。

## 実際のバイアス電圧、VBIAS\_MEASURED [E98]

出力電流の微調整のために、実際のバイアス電圧を入力します。実際の値は、トランスの漏れインダクタンスによって、計算値とかなり異なることがあります。

92	フィードバックパラメータと保護パラメータによる微調整				
93	RL		3.74 MΩ		標準 (E96/1%) L ピン抵抗
94	OVP_LINE		317.3 VRMS		実際の L ピン抵抗に基づいた入力過電圧
95	RDC_THEORETICAL		2.84 Ω		理論上の DS ピン センス抵抗
96	RDC		2.87 Ω		標準 (E96/1%) DS ピン センス抵抗
97	CDC		10.0 uF		DS ピン センス抵抗に並列で接続される標準コンデンサ
98	VBIAS_MEASURED		12.0 VDC		ベンチマークで測定される実際のバイアス電圧 (バイアスコンデンサにかかる)
99	VO_MEASURED		75.0 VDC		ベンチマークで測定される実際の負荷電圧
100	ROC		100.0 kΩ		標準 (E96/1%) OC ピン抵抗
101	IO_ACTUAL		160.0 mA		ベンチマークで測定される実際の出力電流
102	RFB_THEORETICAL		41.8 kΩ		RFB の計算値、次の標準値を使用: RDS、ROVP、及び RL
103	RFB		42.2 kΩ		標準 (E96/1%) F ピン抵抗
104	CFB		150.0 nF		F ピンに接続される標準コンデンサ

図 13. 設計計算シートのフィードバックパラメータと保護パラメータと微調整

## 入力センス抵抗、RL [E93]

入力センス抵抗は、レギュレーションの入力補正、調光における位相角測定、入力過電圧の検出に使用します。正確な出力電流レギュレーション及び正確な入力測定を達成するために、公差 1% の抵抗を推奨します。高入力電圧アプリケーションには 2-1206 または 2-1/4 W のパッケージ抵抗を使用し、低電圧アプリケーションには 1-1206 または 1-1/4 W のパッケージ抵抗を使用することも推奨します。

$$R_L = VAC_{MAX} \times \sqrt{2} / I_{LOV}$$

## 入力過電圧、OVP\_LINE [E94]

この保護は、入力サージまたは上昇に対するものです。ユニットは、スレッシュホールドに到達するとオートリスタートに入ります。計算シートでは、OVP に対して同等の RMS 入力電圧を計算します。

$$OVP_{LINE} = R_L \times I_{LOV+} \times \sqrt{2}$$

但し

$I_{LOV+}$ : データシートの 120 μA の一般的な値における入力過電圧の電流のスレッシュホールド。

## ドレイン電流センス抵抗の理論値、RDC\_THEORETICAL [E95]

ドレイン電流センスに使用する理想の抵抗値が計算されます。抵抗を介した電圧降下は DS ピンによってセンスされ、このセンス抵抗の推奨平均電圧降下は 200 mV です。

## 標準ドレイン電流センス抵抗、RDC [E96]

これにより、RDC\_THEORETICAL に最も近い 1% の標準抵抗値を識別し、出力を安定させ、コストとスペースを節約するために、別の抵抗を並列に配置する必要性を減らします (図 8)。

## ドレイン電流センス抵抗の電力容量、CDC [E97]

センス抵抗の IRMS 電力消費を削減するためにスイッチングドレイン電流をフィルタするドレイン電流センス抵抗 (RDC) を介したコンデンサ (CDC) です。

## 実際の出力電圧、VO\_MEASURED [E99]

出力電流の微調整のために、LED 負荷による実際の出力電圧を入力します。

## 出力電流補正抵抗、ROC [E100]

負荷の変化、出力過電圧保護、及び出力短絡が、補正抵抗 (ROC) のバイアス電圧を介して監視されます。計算シートでは、実際のバイアス電圧 (VBIAS\_MEASURED) に基づいてこの抵抗を計算します。高精度な出力電流公差のために、公差 1% の抵抗を推奨します。

## 実際の出力電流、IO\_ACTUAL [E101]

外付け部品を微調整して出力を必要なレベルで安定させるために、ベンチマークから測定された実際の電流を入力します。

## フィードバック抵抗の理論値、RFB\_THEORETICAL [E102]

計算シートでは、実際の出力電流の計測値に基づいて出力電流を設定するための正確なフィードバック抵抗値を計算します。

## フィードバック抵抗、RFB [E103]

計算シートでは、部品の並列接続を避けて必要な電流を得るために、RFB に使用する最も近い単一の抵抗を特定します。ただし、このアプリケーションに高精度な出力電流公差が必要な場合は、RFB\_THEORETICAL によって計算された抵抗を使用します。

## フィードバックフィルタの容量、CFB [E104]

信号を FEEDBACK ピンに必要な電圧平均レベルに平均化するためのフィードバック電流のフィルタ容量。高精度なレギュレーションで安定した動作を維持するために必要な時定数は 3 ms から 6 ms までの範囲です。

$$t_C = C_{FB} \times R_{FB}$$

他のトポロジの PIXIs 設計計算シートについては、PI の公開 Web サイト (<https://piexpertonline.power.com/site/login>) をご覧ください。

付録 A:

LYTSwitch-5 トポロジの構成

基本回路図	主な特長
<p style="text-align: right;">PI-7938-071916 Buck</p>	<p>降圧型</p> <p>メリット</p> <ul style="list-style-type: none"> <li>• 最高の効率</li> <li>• 最少の部品点数 – 小型</li> <li>• シンプルな低コストのパワー インダクタ</li> <li>• 低いドレイン – ソース間電圧ストレス</li> <li>• 最善の EMI/部品点数の少ないフィルタ</li> </ul> <p>制約</p> <ul style="list-style-type: none"> <li>• 非絶縁型</li> </ul>
<p style="text-align: right;">PI-7939-071916 BB</p>	<p>極性反転型</p> <p>メリット</p> <ul style="list-style-type: none"> <li>• 非絶縁型の高出力電圧設計に最適</li> <li>• 高効率</li> <li>• 少ない部品点数</li> <li>• シンプルな既製の低コスト電源インダクタを使用可能</li> <li>• THD が最も低い</li> </ul> <p>制約</p> <ul style="list-style-type: none"> <li>• 最大 VOUT は MOSFET のブレークダウン電圧によって制限される</li> <li>• 非絶縁型</li> </ul>
<p style="text-align: right;">PI-7942-071916 Boost</p>	<p>昇圧型</p> <p>メリット</p> <ul style="list-style-type: none"> <li>• 非絶縁型の高出力電圧設計に最適、<math>V_o &gt; V_{in}</math></li> <li>• 最高の効率</li> <li>• 最小部品点数</li> <li>• シンプルな既製の低コストのパワー インダクタ</li> </ul> <p>制約</p> <ul style="list-style-type: none"> <li>• 最大 VOUT は MOSFET のブレークダウン電圧によって制限される</li> <li>• 単一の入力電圧範囲</li> <li>• 非絶縁型</li> <li>• 高 THD</li> </ul>

図 14. 降圧型トポロジ



改訂	注	日付
A	初回リリース。	2016年7月

## 最新の情報については、弊社ウェブサイトを参照してください。[www.power.com](http://www.power.com)

Power Integrations は、信頼性や生産性を向上するために、いつでも製品を変更する権利を保有します。Power Integrations は、ここに記載した機器または回路を使用したことから生じる事柄について責任を一切負いません。Power Integrations は、ここでは何らの保証もせず、商品性、特定目的に対する適合性、及び第三者の権利の非侵害性の黙示の保証などが含まれますがこれに限定されず、すべての保証を明確に否認します。

### 特許情報

ここで例示した製品及びアプリケーション (製品の外付けトランス構造と回路も含む) は、米国及び他国の特許の対象である場合があります。また、Power Integrations に譲渡された米国及び他国の出願中特許の対象である可能性があります。Power Integrations の持つ特許の全リストは、[www.power.com](http://www.power.com) に掲載されています。Power Integrations は、<http://www.power.com/ip.htm> の定めるところに従って、特定の特許権に基づくライセンスをお客様に許諾します。

### 生命維持に関する方針

Power Integrations の社長の書面による明示的な承認なく、Power Integrations の製品を生命維持装置またはシステムの重要な構成要素として使用することは認められていません。ここで使用した用語は次の意味を持つものとします。

- 「生命維持装置またはシステム」とは、(i) 外科手術による肉体への埋め込みを目的としているか、または (ii) 生命活動を支援または維持するものであり、かつ (iii) 指示に従って適切に使用した時に動作しないと、利用者に深刻な障害または死をもたらすと合理的に予想されるものです。
- 「重要な構成要素」とは、生命維持装置またはシステムの構成要素のうち、動作しないと生命維持装置またはシステムの故障を引き起こすか、あるいは安全性または効果に影響を及ぼすと合理的に予想される構成要素です。

PI ロゴ、TOPSwitch、TinySwitch、SENZero、SCALE-iDriver、Qspeed、PeakSwitch、LYTSwitch、LinkZero、LinkSwitch、InnoSwitch、HiperTFS、HiperPFS、HiperLCS、DPA-Switch、CAPZero、Clampless、EcoSmart、E-Shield、Filterfuse、FluxLink、StakFET、PI Expert 及び PI FACTS は Power Integrations, Inc. の商標です。その他の商標は、各社の所有物です。©2016, Power Integrations, Inc.

## Power Integrations の世界各国の販売サポート担当

<b>世界本社</b> 5245 Hellyer Avenue San Jose, CA 95138, USA. 代表: +1-408-414-9200 カスタマー サービス: 電話: +1-408-414-9665 Fax: +1-408-414-9765 電子メール: <a href="mailto:usasales@power.com">usasales@power.com</a>	<b>ドイツ</b> Lindwurmstrasse 114 80337 Munich Germany 電話: +49-895-527-39110 Fax: +49-895-527-39200 電子メール: <a href="mailto:eurosales@power.com">eurosales@power.com</a>	<b>イタリア</b> Via Milanese 20, 3rd.Fl. 20099 Sesto San Giovanni (MI) Italy 電話: +39-024-550-8701 Fax: +39-028-928-6009 電子メール: <a href="mailto:eurosales@power.com">eurosales@power.com</a>	<b>シンガポール</b> 51 Newton Road #19-01/05 Goldhill Plaza Singapore, 308900 電話: +65-6358-2160 Fax: +65-6358-2015 電子メール: <a href="mailto:singapore-sales@power.com">singapore-sales@power.com</a>
<b>中国 (上海)</b> Rm 2410, Charity Plaza, No. 88 North Caoxi Road Shanghai, PRC 200030 電話: +86-21-6354-6323 Fax: +86-21-6354-6325 電子メール: <a href="mailto:chinasales@power.com">chinasales@power.com</a>	<b>ドイツ</b> HellwegForum 1 59469 Ense Germany 電話: +49-2938-64-39990 電子メール: <a href="mailto:igbt-driver.sales@power.com">igbt-driver.sales@power.com</a>	<b>日本</b> 〒 222-0033 神奈川県横浜市港北区新 横浜 2 丁目 12-11 光正第 3 ビル 電話: +81-45-471-1021 Fax: +81-45-471-3717 電子メール: <a href="mailto:japansales@power.com">japansales@power.com</a>	<b>台湾</b> 5F, No. 318, Nei Hu Rd., Sec.1 Nei Hu Dist. Taipei 11493, Taiwan R.O.C. 電話: +886-2-2659-4570 Fax: +886-2-2659-4550 電子メール: <a href="mailto:taiwansales@power.com">taiwansales@power.com</a>
<b>中国 (深圳)</b> 17/F, Hivac Building, No. 2, Keji Nan 8th Road, Nanshan District, Shenzhen, China, 518057 電話: +86-755-8672-8689 Fax: +86-755-8672-8690 電子メール: <a href="mailto:chinasales@power.com">chinasales@power.com</a>	<b>インド</b> #1, 14th Main Road Vasanthanagar Bangalore-560052 India 電話: +91-80-4113-8020 Fax: +91-80-4113-8023 電子メール: <a href="mailto:indiasales@power.com">indiasales@power.com</a>	<b>韓国</b> RM 602, 6FL Korea City Air Terminal B/D, 159-6 Samsung-Dong, Kangnam-Gu, Seoul, 135-728, Korea 電話: +82-2-2016-6610 Fax: +82-2-2016-6630 電子メール: <a href="mailto:koreasales@power.com">koreasales@power.com</a>	<b>英国</b> Cambridge Semiconductor, a Power Integrations company Westbrook Centre, Block 5, 2nd Floor Milton Road Cambridge CB4 1YG 電話: +44 (0) 1223-446483 電子メール: <a href="mailto:eurosales@power.com">eurosales@power.com</a>