

## デザイン例レポート

タイトル	<b>TinySwitch™-4 TNY286PG を使用した 12 W 効率改善 (部分平滑) 回路搭載、調光機能なし絶縁フライバック、定電圧 (24 V) LED ドライバ</b>
仕様	入力:190 VAC – 265 VAC (47 – 63 Hz) 出力:24 V、500 mA <sub>CONT</sub>
アプリケーション	バラスト LED ドライバ
作成者	アプリケーション技術部門
ドキュメント番号	DER-423
日付	2014 年 11 月 7 日
改訂	1.0

### 概要と機能

- EcoSmart™ – 現行及び提案されているエネルギー効率統一基準すべてに適合します。
  - CECP (中国)、CEC、EPA、AGO、欧州委員会
- 無負荷時待機電力は 230 VAC で 100 mW 以下
- アクティブ モード効率 80% 以上
- 高精度 I<sup>2</sup>f パラメータ (-10%、+12%) によりシステム コストを削減
  - MOSFET 及びトランスの電力を拡大
  - 過負荷電力が削減され、出力ダイオード及びコンデンサのコストを低減
- 内蔵型 TinySwitch-4 の安全機能及び信頼性機能
  - 高精度 (±5%) な自動復帰タイプ過熱保護機能により、いかなる条件でも PCB 温度が安全に維持されます
  - オートリスタート機能により、出力短絡、オープン ループ不良状態から保護します
  - パッケージ上での沿面距離が 3.2 mm 以上であるため、高湿度及び高汚染環境でも信頼度の高い動作を実現できます

### Power Integrations

5245 Hellyer Avenue, San Jose, CA 95138 USA.

Tel: +1 408 414 9200 Fax: +1 408 414 9201

[www.powerint.com](http://www.powerint.com)

- EN550022、EN55015、CISPR-22 クラス B 伝導 EMI に適合

**特許情報**

ここで提示した製品及びアプリケーション (製品の外付け周辺回路及びトランス構造も含む) は、米国及び他国の特許の対象である場合があります。また、Power Integrations に譲渡された米国及び他国の出願中特許の対象である場合があります。Power Integrations の持つ特許の全リストは、[www.powerint.com](http://www.powerint.com) に掲載されています。Power Integrations は、<http://www.powerint.com/ip.htm> に定めるところに従って、特定の特許権に基づくライセンスを顧客に許諾します。



## 目次

1	はじめに .....	5
2	電源仕様 .....	6
3	回路図 .....	7
4	回路の説明 .....	8
4.1	入力部 .....	8
4.2	一次側 TinySwitch-4 .....	8
4.3	出力整流 .....	9
4.4	出力フィードバック .....	9
4.5	入力検出 .....	9
4.6	過電圧保護 (OVP) .....	9
4.7	PCB レイアウト .....	10
5	PCB アセンブリ .....	11
6	部品表 .....	12
7	トランスの仕様 .....	14
7.1	回路図 .....	14
7.2	電気仕様 .....	14
7.3	材料 .....	14
7.4	トランスの構造図 .....	15
7.5	トランス製造仕様 .....	16
8	トランスの設計計算シート .....	17
9	性能データ .....	20
9.1	効率 .....	20
9.2	アクティブモード効率 .....	22
9.2.1	米国 2007 年エネルギー自給性及び安全保障法 .....	24
9.2.2	ENERGY STAR EPS バージョン 2.0 .....	24
9.3	無負荷時入力電力 .....	25
9.4	有効な待機電力 .....	26
9.5	レギュレーション .....	27
9.5.1	負荷 .....	27
9.5.2	入力 .....	28
9.5.3	力率 (PF) .....	29
10	熱特性 .....	30
10.1	熱画像 .....	30
10.1.1	部品温度 (190 VAC、50 Hz、25 °C) .....	30
10.1.2	部品温度 (265 VAC、50 Hz、25°C) .....	32
11	波形 .....	33
11.1	通常動作時の入力電圧と入力電流 .....	33
11.2	通常動作時のドレイン電圧とドレイン電流 .....	34
11.3	起動時のドレイン電圧とドレイン電流 .....	35



11.4	ドレイン電圧及び電流起動短絡波形 .....	37
11.5	通常動作時のドレイン電圧及び電流短絡波形 .....	37
11.6	通常動作時の出力ダイオード波形 .....	38
11.7	起動時の出力電圧波形 .....	39
11.8	負荷過渡応答 (0% ~ 100% の負荷ステップ) .....	40
11.9	停止試験 .....	41
11.10	オープン ループ試験 .....	42
11.11	出力リップルの測定 .....	43
11.11.1	リップルの測定方法 .....	43
11.11.2	測定結果 .....	44
13	入力サージ .....	46
14	伝導 EMI .....	47
15	改訂履歴 .....	51

**重要なお知らせ:**

この電源は絶縁に関する安全要件を満たすよう設計されていますが、評価プロトタイプは認証機関の承認を得られていません。従って、すべての試験は、プロトタイプ電源に絶縁トランスを使用して、AC 入力を供給する必要があります。

## 1 はじめに

このドキュメントは、TinySwitch-4 製品ファミリーの TNY286PG を使用した 12 W 電源に関する技術レポートです。この電源装置は特に LED バラスト用途に適合するように設計されていますが、汎用的な評価プラットフォームとしても使用できます。

このドキュメントには、電源仕様書、回路図、部品表、トランス資料、基板レイアウト、及び性能データが記載されています。

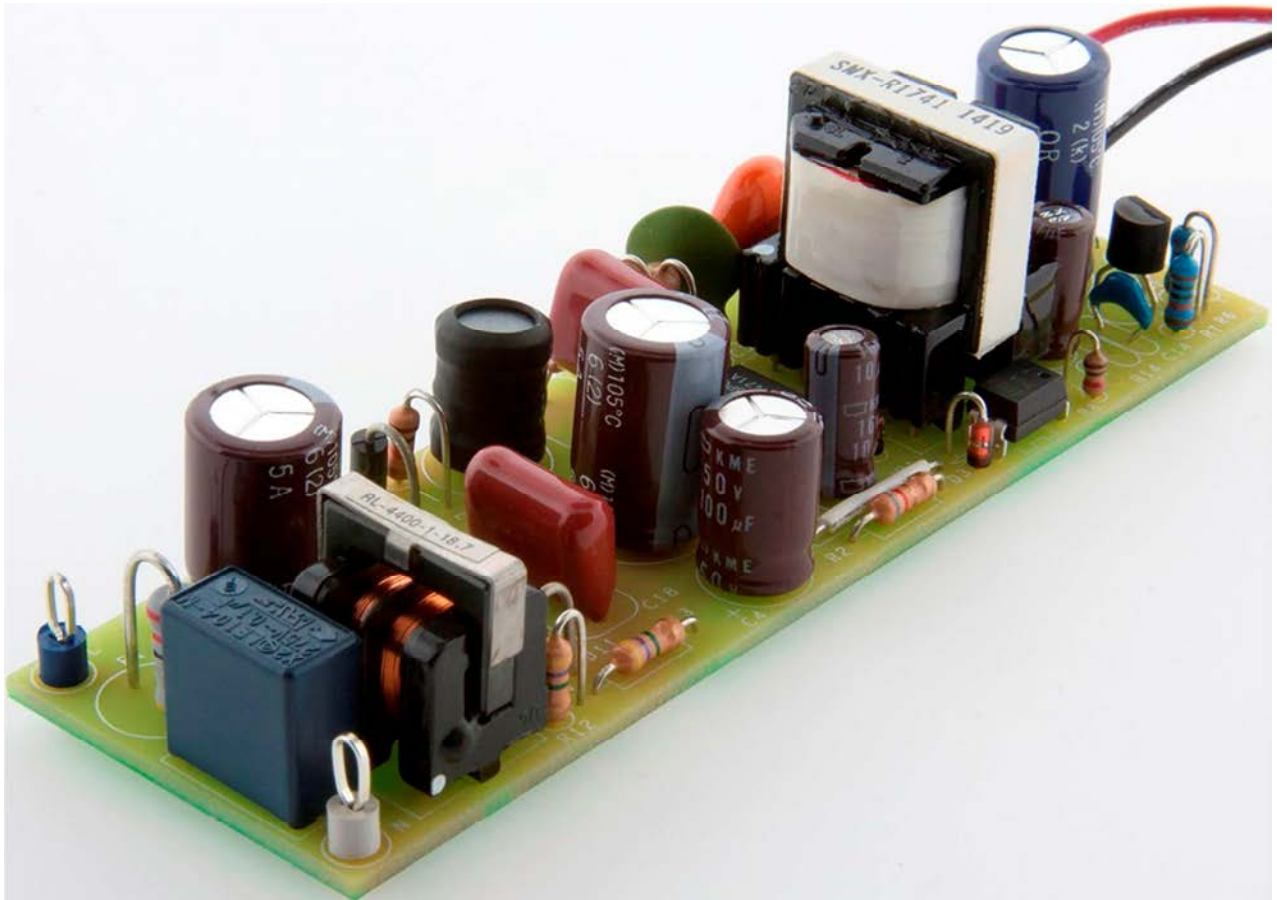


Figure 1 – Populated Circuit Board Photograph.

## 2 電源仕様

次のテーブルは、設計の仕様概要です。実際の性能は、「性能データ」のセクションを参照してください。

概要	記号	最小	標準	最大	単位	コメント
<b>入力</b>						
電圧	$V_{IN}$	190		265	VAC	2 ワイヤ - P.E. 無し
周波数	$f_{LINE}$	47	50/60	63	Hz	
無負荷時入力電力 (230 VAC)				0.1	W	
突入電流 (コールド スタート)	$I_{RUSH}$					269 V; 50 Hz - PSU が損傷せずヒューズも切れない
<b>出力</b>						
出力電圧	$V_{OUT}$	22	24	26	V	± 5%
出力リップル電圧	$V_{RIPPLE}$			1	V	ピークトゥピーク、20 MHz バンド幅 - 180 $\mu$ F、0.1 $\mu$ F、及び 1 $\mu$ F セラミックコンデンサで測定
<b>出力電力の合計</b>						
連続出力電力	$P_{OUT}$			12	W	
<b>効率</b>						
$P_{OUT}$ が 25%、50%、75%、100% 時の平均効率	$\eta_{AVE}$	80			%	Energy Star 試験方法による
<b>環境</b>						
伝導 EMI						接地されたシャーシまたは接地されていないシャーシで 6 dBuV のマージン
安全規格						
漏れ電流	$I_{LEAK}$			0.25 mA		
入力サージ ディファレンシャル モード (L1-L2)				1	kV	
コモン モード (L1/L2-PE)				2.5	kV	
リング ウェーブ (100 kHz) ディファレンシャル モード (L1-L2)				2.5	kV	IEC 61000-4-5/EN5504、  500 A 短絡 直列インピーダンス: ディファレンシャル モード: 2 $\Omega$ コモン モード: 12 $\Omega$
コモン モード (L1/L2-PE)					kV	
周囲温度	$T_{AMB}$	0		40	°C	自由対流、海面

### 3 回路图

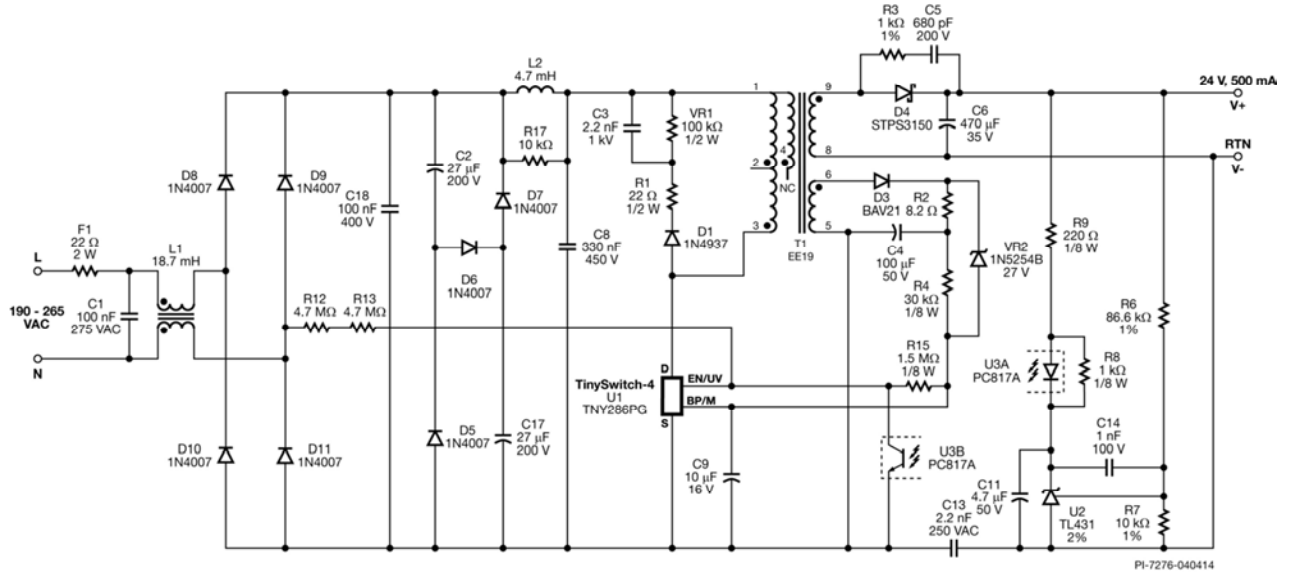


Figure 2 – Schematic.



## 4 回路の説明

この回路は LED バラスト ドライバ用に設計された絶縁型フライバックとして構成されており、190 ~ 265 VAC の入力電圧範囲で 24 V、500 mA を実現します。

### 4.1 入力部

ヒューズ抵抗 F1 は、一次回路の短絡または過負荷の原因となる部品異常から保護します。このヒューズ抵抗は、調光時の入力電流のリングングのダンピングを補助します。この抵抗はディファレンシャルモードの入力サージの抑制に有効です。

ダイオード D8 ~ D11 は最大ブリッジ整流として構成されています。

コモン モード チョーク L1、コンデンサ C1、C18、C8、及びディファレンシャル チョーク L2 が EMI フィルタを形式します。TinySwitch-4 の周波数ジッター機能により、クラス B のエミッション規格への準拠が保証されます。抵抗 R17 は L2 の共振を減衰するため、EMI の高周波ノイズの低減に有効です。インダクタ L2 は、入力とニュートラルの間で EMI のプロファイルを平衡させるために、ブリッジの後方に配置されています。これにより、小型の高耐圧セラミック コンデンサを入力フィルタに使用することができます。

C2、C17、D6、D7、D5 で構成される部分平滑回路により、0.7 を超える力率が得られます。同じ回路で入力サージ ノイズによるエネルギーが吸収されます。

### 4.2 一次側 TinySwitch-4

TNY286PG デバイス (U1) は、パワー MOSFET、発振器、制御、起動及び保護機能が統合された回路です。

クランプ回路 (D1、VR1、R1、C3) により、パワー MOSFET をオフにするたびに U1 のドレインで発生する電圧が制限されます。このクランプは、軽負荷時の効率が最大になるように設計されています。

バイアス/待機補助電源の巻線の出力はダイオード D3 で整流され、コンデンサ C4 でフィルタリングされます。バイアス巻線は、定常状態の動作時に TNY286PG BYPASS/MULTIFUNCTION (BP/M) ピンに電流を供給します。抵抗 R4 の値は BP/M ピンに対する IC 供給電流を供給するように選択され、そのため通常は BP/M ピン コンデンサ (C9) を充電する内部の高電圧電流ソースが停止されます。それによって IC の放熱が低減され、すべての負荷条件で消費電力が低下します。また、無負荷時の消費電力も低下します。C9 では 3 つの異なるコンデンサ値を使用でき、それによって 3 つの内部カレント リミット (RED、STD、INC) のうち 1 つが選択されます。この設計では 10  $\mu$ F コンデンサが使用されており、TNY286PG の増大カレント リミット (INC) 設定が選択されます。

フォトカプラ U3 のトランジスタにより、U1 の ENABLE/UNDER-VOLTAGE (EN/UV) ピンから電流が引かれます。IC では、EN/UV ピンから引かれる電流が 90  $\mu$ A 未満である限り、スイッ



チングが継続されます。EN/UV ピンから引かれる電流がスレッシュホールド (90  $\mu$  ~ 150  $\mu$ A (標準値は  $\approx$ 115  $\mu$ A)) を超えるとスイッチングが停止します。スイッチング パルスのオン/オフを行うことで、フィードバック ループが出力電圧を制御します。

メイン出力負荷電流に応じて、内部ステート マシンによってパワー MOSFET のカレント リミットが 4 つのうち 1 つのレベルに設定されます。それにより、有効なスイッチング周波数が可聴周波数範囲以上に維持されます。最低カレント リミット (無負荷時に使用) によってトランスの磁束密度が低下し、特にワニス含浸トランスを使用した場合に知覚可能なノイズが発生しません。

#### 4.3 出力整流

ショットキー ダイオード D4 によって出力整流が行われ、コンデンサ C6 がメインの出力フィルタコンデンサになります。D4 では二次側 RC (R3、C5) スナバを使用して EMI が削減されます。

#### 4.4 出力フィードバック

抵抗 R6 及び R7 は電圧分割回路を形成し、出力電圧に比例する電圧信号を TL431 (U2) の入力端子に送ります。TL431 はカソード電圧を変化させて入力電圧を一定 (2.5 V、 $\pm$ 2%) に維持します。カソード電圧が変化すると、U3 内の LED 及びトランジスタに流れる電流も変化します。EN/UV ピン電流がスレッシュホールドを超えると次のスイッチング サイクルがオフになり、EN/UV ピン電流がスレッシュホールドを下回ると次のスイッチング サイクルがオンになります。負荷が低減すると、サイクルのスキップによって有効なサイクル数が減少し、有効なスイッチング周波数とスイッチング損失が低減します。これにより、軽負荷時を含め一定の効率を維持できるため、効率の要求事項を満たすのに最適です。コンデンサ C14 によって U2 の周波数のゲインの低下が始まり、安定した動作が確保されます。コンデンサ C11 では、ソフト スタートによって出力電圧のオーバーシュートが防止されます。

#### 4.5 入力検出

抵抗 R12 及び R13 は、ブリッジ整流器の入力電圧を直接検知します。それによって無負荷時消費電力が削減されます。抵抗 R15 によって、抵抗 R12 及び R13 を経由する電流がない場合でも EN/UV ピンに十分な電流 (各ライン サイクルの約 50%) が供給されます。それによって常に UV 検出機能が有効になり、低速起動時または入力ドロップアウト時のヒックアップが防止されます。

#### 4.6 過電圧保護 (OVP)

IC には BP/M ピンを介した内部 OVP ラッチ保護機能があります。この機能は、オープン フィードバック状態によって OV シャットダウン スレッシュホールド ( $\approx$ 5.5 mA) を超える電流が発生し、バイアス電圧が VR2 スレッシュホールドを超えた場合にトリガされます。AC 入力が入りサイクルされると、R12 及び R13 を通じてラッチ状態がリセットされます。

### 4.7 PCB レイアウト

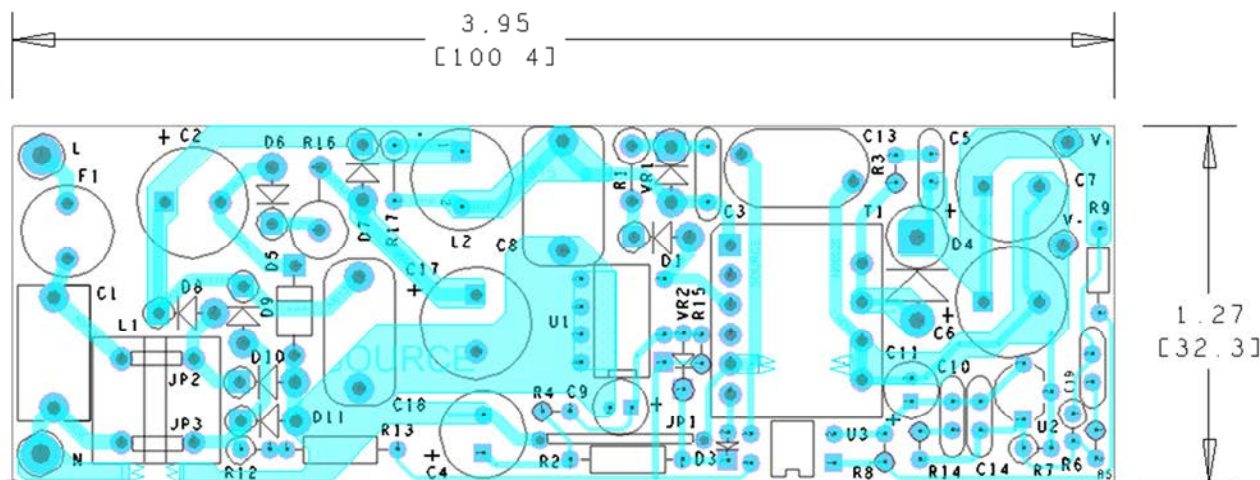


Figure 3 – Printed Circuit Layout.

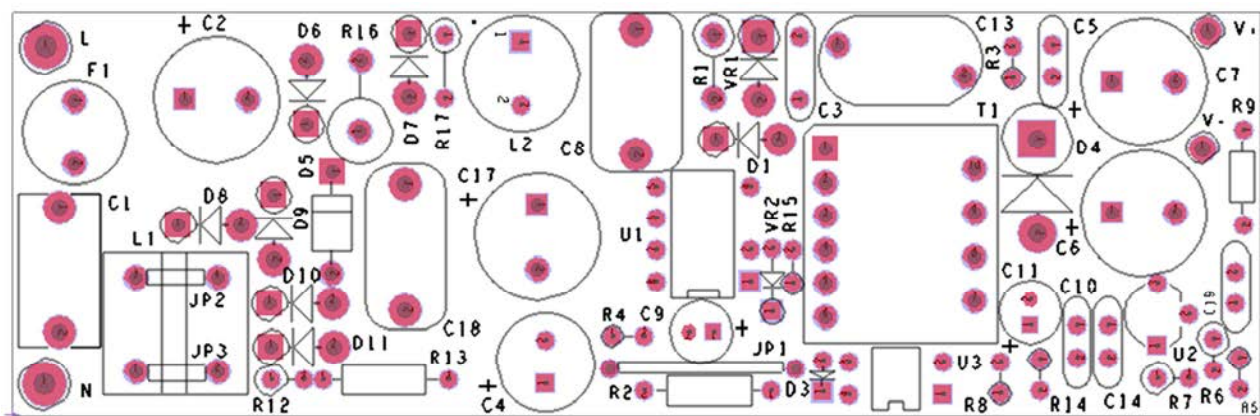


Figure 4 – Component legend.

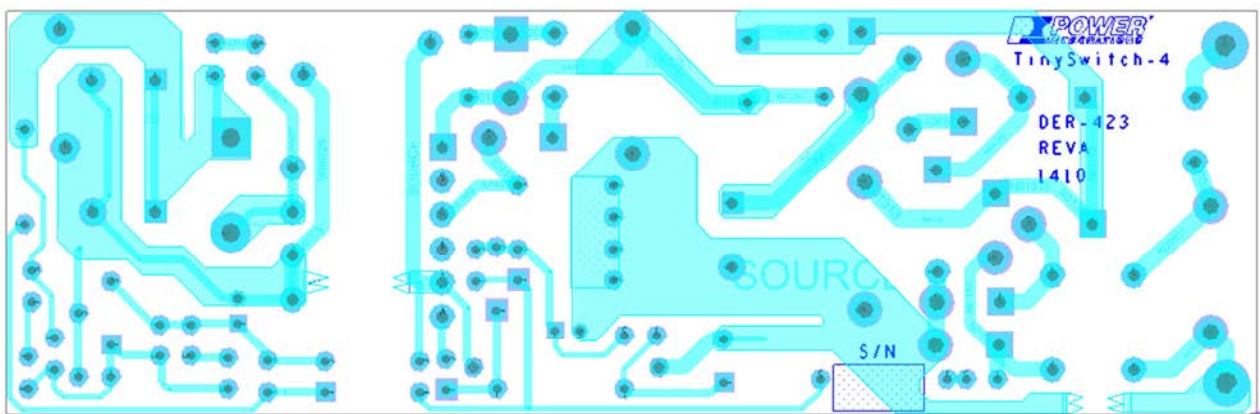
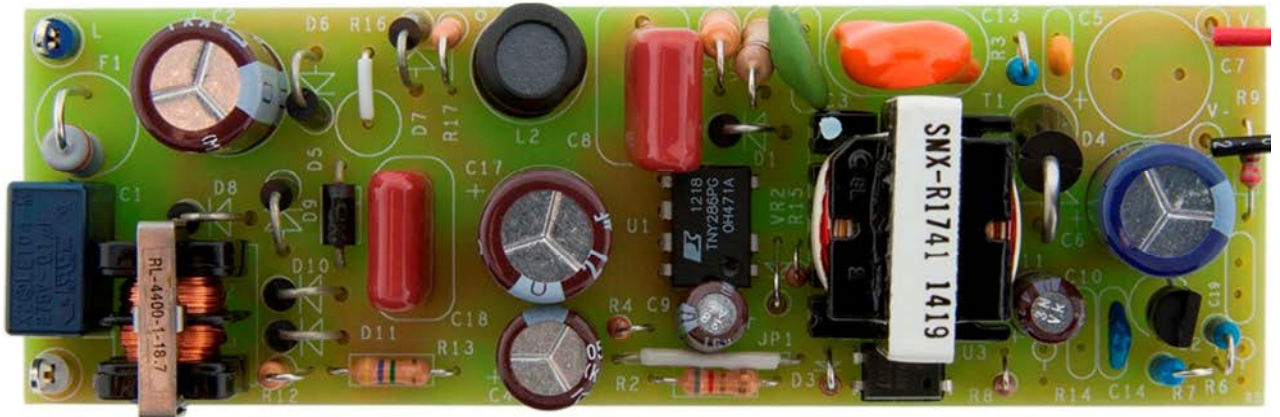


Figure 5 – Bottom Layout.

## 5 PCB アセンブリ



**Figure 6** – Top Assembly, No Components on the Bottom Side. Some Parts can be Converted to SMD for More Compact Applications.

## 6 部品表

Item	Qty	Ref Des	Description	Mfg P/N	Manufacturer
1	1	C1	100 nF, 275VAC, Film, X2	LE104-M	OKAYA
2	2	C2 C17	27 $\mu$ F, 200 V, Electrolytic, (10 x 16),	EKXJ201ELL270MJ16S	Nippon Chemi-Con
3	1	C3	2.2 nF, 1 kV, Disc Ceramic	NCD222K1KVY5FF	NIC
4	1	C4	100 $\mu$ F, 50 V, Electrolytic, Gen. Purpose, (8 x 11.5)	KME50VB101M6X11LL	Nippon Chemi-Con
5	1	C5	680 pF, 200 V, Ceramic, X7R	C315C681K2R5TA	Kemet
6	1	C6	470 $\mu$ F, 35 V, Electrolytic, Low ESR, 52 m $\Omega$ , (10 x 20)	ELXZ350ELL471MJ20S	Nippon Chemi-Con
7	1	C8	330 nF, 450 V, METALPOLYPRO	ECW-F2W334JAQ	Panasonic
8	1	C9	10 $\mu$ F, 16 V, Electrolytic, Gen. Purpose, (5 x 11)	EKMG160ELL100ME11D	United Chemi-Con
9	1	C11	4.7 $\mu$ F, 50 V, Electrolytic, Gen. Purpose, (5 x 11)	EKMG500ELL4R7ME11D	Nippon Chemi-Con
10	1	C13	2.2 nF, Ceramic, Y1	440LD22-R	Vishay
11	1	C14	1 nF, 100 V, Ceramic, X7R	FK18X7R2A102K	TDK
12	1	C18	100 nF, 400 V, Film	ECQ-E4104KF	Panasonic
13	1	D1	600 V, 1 A, Fast Recovery Diode, 200 ns, DO-41	1N4937RLG	On Semi
14	1	D3	250 V, 250 mA, Fast Switching, DO-35	BAV21	Vishay
15	1	D4	150 V, 3 A, Schottky, DO-201AD	STPS3150RL	ST
16	7	D5 D6 D7 D8 D9 D10 D11	1000 V, 1 A, Rectifier, DO-41	1N4007-E3/54	Vishay
17	1	F1	22 $\Omega$ , 10%, 2 W, 10 % Axial Flame Proof, Fusible, Pulse Withstanding	EMC2-22RKI	TT Electronics
18	1	L1	18.7 mH, 0.22 A, Common Mode Choke	RL-4400-1-18.7	Renco
19	1	L2	4.7 mH, 0.150 A, 20%	RL-5480-3-4700	Renco
20	1	R1	22 $\Omega$ , 5%, 1/2 W, Carbon Film	CFR-50JB-22R	Yageo
21	1	R2	8.2 $\Omega$ , 5%, 1/4 W, Carbon Film	CFR-25JB-8R2	Yageo
22	1	R3	1 k $\Omega$ , 1%, 1/4 W, Metal Film	MFR-25FBF-1K00	Yageo
23	1	R4	30 k $\Omega$ , 5%, 1/8 W, Carbon Film	CF18JT30K0	Stackpole
24	1	R6	86.6 k $\Omega$ , 1%, 1/4 W, Metal Film	MFR-25FBF-86K6	Yageo
25	1	R7	10 k $\Omega$ , 1%, 1/4 W, Metal Film	MFR-25FBF-10K0	Yageo
26	1	R8	1 k $\Omega$ , 5%, 1/8 W, Carbon Film	CF18JT1K00	Stackpole
27	1	R9	220 $\Omega$ , 5%, 1/8 W, Carbon Film	CF18JT220R	Stackpole
28	2	R12 R13	4.7 M $\Omega$ , 5%, 1/4 W, Carbon Film	CFR-25JB-4M7	Yageo
29	1	R15	1.5 M $\Omega$ , 5%, 1/8 W, Carbon Film	CF18JT1M50	Stackpole
30	1	R17	10 k $\Omega$ , 5%, 1/4 W, Carbon Film	CFR-25JB-10K	Yageo
31	1	T1	Bobbin, EE19, Vertical, 10 pins, 6pri, 4sec Transformer	TF-1939 SNX-R1741-X1 PNU-28624	Taiwan Shulin Santronics Premier Magnetics
32	1	U1	TinySwitch-4, DIP-8C	TNY286PG	Power Integrations
33	1	U2	2.495 V Shunt Regulator IC, 2%, 0 to 70C, TO-92	TL431CLPG	On Semi
34	1	U3	Optocoupler, 35 V, CTR 80-160%, 4-DIP	LTV817A	Liteon
35	2	V+ V-	PCB Terminal Hole, #22 AWG	N/A	N/A
36	1	VR1	100 k $\Omega$ , 5%, 1/2 W, Carbon Film	CFR-50JB-100K	Yageo
37	1	VR2	27 V, 5%, 500 mW, DO-35	1N5254B	Microsemi
<b>Mechanical BOM</b>					
1	1	JP1	Wire Jumper, Insulated, #24 AWG, 0.6 in	C2003A-12-02	Gen Cable
2	1	N	Test Point, WHT, THRU-HOLE MOUNT	5012	Keystone
3	1	L	Test Point, BLU, THRU-HOLE MOUNT	5127	Keystone
4	1	R16	Wire Jumper, Insulated, TFE, #22 AWG, 0.2 in	C2004-12-02	Alpha



---

5	1	WIRE #24 AWG INS (V+)	Wire, UL1007, #24 AWG, Red, PVC, 4 "	1007-24/7-2	Anixter
6	1	WIRE #24 AWG INS (V-)	Wire, UL1007, #24 AWG, Blk, PVC, 4"	1007-24/7-0	Anixter
7	1	PCB	PCB, 0.062 X 1.25 X 4 in; 2 oz Cu	-	-



## 7 トランスの仕様

### 7.1 回路図

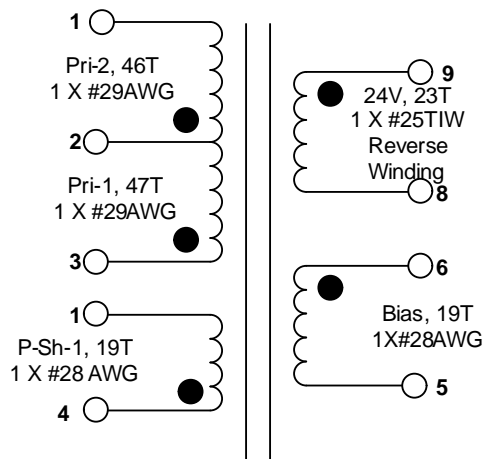


Figure 7 – Transformer Electrical Diagram.

### 7.2 電気仕様

<b>Electrical Strength</b>	1 second, 60 Hz, from pins 1-3 to pins 8-9.	3000 VAC
<b>Primary Inductance</b>	Pins 1-3, all other windings open, measured at 100 kHz, 0.4 V <sub>RMS</sub> .	1200 μH ±10%
<b>Resonant Frequency</b>	Pins 1-3 all other windings open.	700 kHz (Min.)
<b>Primary Leakage Inductance</b>	Pins 1-3, with pins 5-9 shorted, measured at 100 kHz, 0.4 V <sub>RMS</sub> .	25 μH (Max.)

### 7.3 材料

Item	Description
[1]	Core: EE19, P4 (Acme) or Equivalent, gapped for A <sub>LG</sub> of 136 nH/T <sup>2</sup> .
[2]	Bobbin: EE19 (6-4 pins) Vertical, High Creepage.
[3]	Tape Polyester film [2 mil (25 μm) base thickness], 9.00 mm wide.
[4]	Varnish; BC346 or BC359 (Dolphs).
[5]	Magnet Wire: AWG #29.
[6]	Triple Insulated Wire: AWG #25.
[7]	Magnet Wire: AWG #28.
[8]	Tape Polyester film [2 mil (25 μm) base thickness], 5.00 mm wide.

7.4 トランスの構造図

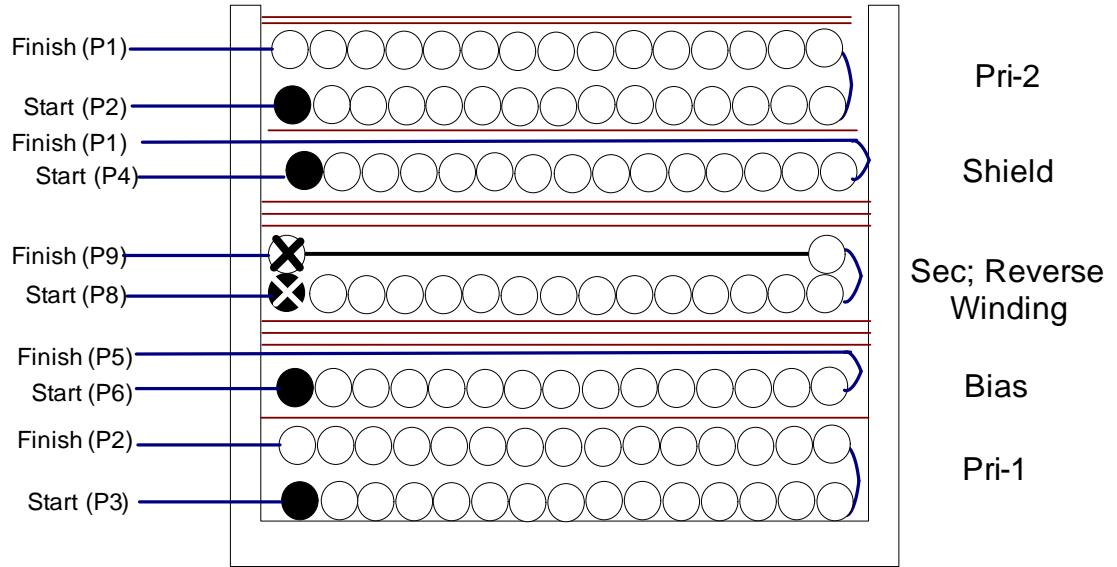


Figure 8 – Transformer Build Diagram.

## 7.5 トランス製造仕様

<b>Bobbin Preparation</b>	For the purpose of these instructions, bobbin is oriented on winder such that pin 1 side is on the left. Winding direction is counter-clockwise. Follow the pin number assignment in the specification.
<b>WDG1; Pri-1</b>	Start on pin(s) 3 and wind 47 turns (x 1 filar) of item [5]. in 2 layer(s) from left to right. At the end of 1st layer, continue to wind the next layer from right to left. On the final layer, spread the winding evenly across entire bobbin. Finish this winding on pin(s) 2. Wind 12 bifilar turns of #27 AWG. Finish on pin 10.
<b>Insulation</b>	Add 1 layer of tape, item [3], for insulation.
<b>WDG2; Bias</b>	Start on pin(s) 6 and wind 19 turns (x 1 filar) of item [7]. Wind in same rotational direction as primary winding. Spread the winding evenly across entire bobbin. Finish this winding on pin(s) 5.
<b>Insulation</b>	Add 3 layers of tape, item [3], for insulation.
<b>WDG3; Sec Reverse Winding</b>	Start on pin(s) 8 and reverse wind 23 turns (x 1 filar) of item [6]. Spread the winding evenly across entire bobbin. Wind in opposite rotational direction as primary winding. Finish this winding on pin(s) 9.
<b>Insulation</b>	Add 3 layers of tape, item [3], for insulation.
<b>WDG4; Pri-Shield</b>	Start at pin 4 on the secondary side and wind 19 turns (x 1 filar) of item [7]. Wind in same rotational direction as primary winding. Spread the winding evenly across entire bobbin. Finish this winding on pin(s) 1. Cut out wire connected to temp pin on secondary side. Leave this end of primary shield winding not connected. Bend the end 90 degree and cut the wire in the middle of the bobbin.
<b>Insulation</b>	Add 1 layer of tape, item [3], for insulation.
<b>WDG5; Pri-2</b>	Start on pin(s) 2 and wind 46 turns (x 1 filar) of item [5] in 2 layer(s) from left to right. At the end of 1st layer, continue to wind the next layer from right to left. On the final layer, spread the winding evenly across entire bobbin. Finish this winding on pin(s) 1.
<b>Core Preparation</b>	Grind E core to get the desired inductance. Wrap bottom of one E core with 2 layers of tape to secure the core
<b>Varnish</b>	Dip the transformer to the varnish [4] then dry.





## 8 トランスの設計計算シート

ACDC_TinySwitch-4_121812; Rev.1.1; Copyright Power Integrations 2012	INPUT	INFO	OUTPUT	UNIT	ACDC_TinySwitch-4_121812_Rev1-1.xls; TinySwitch-4 Continuous/Discontinuous Flyback Transformer Design Spreadsheet
<b>ENTER APPLICATION VARIABLES</b>					
VACMIN	150		150	Volts	Minimum AC Input Voltage
VACMAX	265		265	Volts	Maximum AC Input Voltage
fL			50	Hertz	AC Mains Frequency
VO	24.00		24.00	Volts	Output Voltage (at continuous power)
IO	0.50		0.50	Amps	Power Supply Output Current (corresponding to peak power)
Power			12	Watts	Continuous Output Power
n	0.85		0.85		Efficiency Estimate at output terminals. Under 0.7 if no better data available
Z			0.50		Z Factor. Ratio of secondary side losses to the total losses in the power supply. Use 0.5 if no better data available
tC			3.00	mSeconds	Bridge Rectifier Conduction Time Estimate
CIN	30.00		30	uFarads	Input Capacitance
<b>ENTER TinySwitch-4 VARIABLES</b>					
<b>TinySwitch-4</b>	<b>TNY286P</b>		<b>TNY286P</b>		User-defined TinySwitch-4
Chose Configuration	<b>INC</b>		Increased Current Limit		Enter "RED" for reduced current limit (sealed adapters), "STD" for standard current limit or "INC" for increased current limit (peak or higher power applications)
ILIMITMIN			0.419	Amps	Minimum Current Limit
ILIMITTYP			0.450	Amps	Typical Current Limit
ILIMITMAX			0.499	Amps	Maximum Current Limit
fSmin			124000	Hertz	Minimum Device Switching Frequency
I <sup>2</sup> fmin			24.057	A <sup>2</sup> kHz	I <sup>2</sup> f (product of current limit squared and frequency is trimmed for tighter tolerance)
VOR	100.00		100	Volts	Reflected Output Voltage (VOR < 135 V Recommended)
VDS			10	Volts	TinySwitch-4 on-state Drain to Source Voltage
VD			0.7	Volts	Output Winding Diode Forward Voltage Drop
KP			0.97		Ripple to Peak Current Ratio (KP < 6)
KP_TRANSIENT			0.73		Transient Ripple to Peak Current Ratio. Ensure KP_TRANSIENT > 0.25
<b>ENTER BIAS WINDING VARIABLES</b>					
VB	20.00		20.00	Volts	Bias Winding Voltage
VDB			0.70	Volts	Bias Winding Diode Forward Voltage Drop
NB			18.62		Bias Winding Number of Turns
VZOV			26.00	Volts	Over Voltage Protection zener diode voltage.
<b>UVLO VARIABLES</b>					
V_UV_TARGET			215.59	Volts	Target DC under-voltage threshold, above which the power supply with start
V_UV_ACTUAL			207.20	Volts	Typical DC start-up voltage based on standard value of RUV_ACTUAL
RUV_IDEAL			8.54	Mohms	Calculated value for UV Lockout resistor
RUV_ACTUAL			8.20	Mohms	Closest standard value of resistor to RUV_IDEAL
<b>ENTER TRANSFORMER CORE/CONSTRUCTION VARIABLES</b>					
<b>Core Type</b>	<b>EE19</b>		<b>EE19</b>		Enter Transformer Core
Core		EE19		P/N:	PC40EE19-Z
Custom core				P/N:	EE19_BOBBIN
AE			0.23	cm <sup>2</sup>	Core Effective Cross Sectional Area
LE			3.94	cm	Core Effective Path Length

AL			1250	nH/T <sup>2</sup>	Ungapped Core Effective Inductance
BW			9	mm	Bobbin Physical Winding Width
M			0	mm	Safety Margin Width (Half the Primary to Secondary Creepage Distance)
L			3		Number of Primary Layers
NS	23		23		Number of Secondary Turns
<b>DC INPUT VOLTAGE PARAMETERS</b>					
VMIN			196	Volts	Minimum DC Input Voltage
VMAX			375	Volts	Maximum DC Input Voltage
<b>CURRENT WAVEFORM SHAPE PARAMETERS</b>					
DMAX			0.34		Duty Ratio at full load, minimum primary inductance and minimum input voltage
I AVG			0.08	Amps	Average Primary Current
IP			0.42	Amps	Minimum Peak Primary Current
IR			0.42	Amps	Primary Ripple Current
IRMS			0.17	Amps	Primary RMS Current
<b>TRANSFORMER PRIMARY DESIGN PARAMETERS</b>					
LP			1184	uHenries	Typical Primary Inductance. +/- 10% to ensure a minimum primary inductance of 1065 uH
LP_TOLERANCE			10	%	Primary inductance tolerance
NP			93		Primary Winding Number of Turns
ALG			136	nH/T <sup>2</sup>	Gapped Core Effective Inductance
BM			2758	Gauss	Maximum Operating Flux Density, BM<3100 is recommended
BAC			1379	Gauss	AC Flux Density for Core Loss Curves (0.5 X Peak to Peak)
ur			1704		Relative Permeability of Ungapped Core
LG			0.19	mm	Gap Length (Lg > 0.1 mm)
BWE			27	mm	Effective Bobbin Width
OD			0.29	mm	Maximum Primary Wire Diameter including insulation
INS			0.05	mm	Estimated Total Insulation Thickness (= 2 * film thickness)
DIA			0.24	mm	Bare conductor diameter
AWG			31	AWG	Primary Wire Gauge (Rounded to next smaller standard AWG value)
CM			81	Cmils	Bare conductor effective area in circular mils
CMA			477	Cmils/Amp	Primary Winding Current Capacity (200 < CMA < 500)
<b>TRANSFORMER SECONDARY DESIGN PARAMETERS</b>					
<b>Lumped parameters</b>					
ISP			1.70	Amps	Peak Secondary Current
ISRMS			0.96	Amps	Secondary RMS Current
IRIPPLE			0.82	Amps	Output Capacitor RMS Ripple Current
CMS			191	Cmils	Secondary Bare Conductor minimum circular mils
AWGS			27	AWG	Secondary Wire Gauge (Rounded up to next larger standard AWG value)
<b>VOLTAGE STRESS PARAMETERS</b>					
VDRAIN			605	Volts	Maximum Drain Voltage Estimate (Assumes 20% zener clamp tolerance and an additional 10% temperature tolerance)
PIVS			117	Volts	Output Rectifier Maximum Peak Inverse Voltage
<b>TRANSFORMER SECONDARY DESIGN PARAMETERS (MULTIPLE OUTPUTS)</b>					
<b>1st output</b>					
VO1			24	Volts	Main Output Voltage (if unused, defaults to single output design)
IO1			0.500	Amps	Output DC Current
PO1			12.00	Watts	Output Power
VD1			0.7	Volts	Output Diode Forward Voltage Drop



NS1			23.00		Output Winding Number of Turns
ISRMS1			0.957	Amps	Output Winding RMS Current
IRIPPLE1			0.82	Amps	Output Capacitor RMS Ripple Current
PIVS1			117	Volts	Output Rectifier Maximum Peak Inverse Voltage
Recommended Diodes			1N5817, SB120		Recommended Diodes for this output
CMS1			191	Cmils	Output Winding Bare Conductor minimum circular mils
AWGS1			27	AWG	Wire Gauge (Rounded up to next larger standard AWG value)
DIAS1			0.36	mm	Minimum Bare Conductor Diameter
ODS1			0.39	mm	Maximum Outside Diameter for Triple Insulated Wire
<b>2nd output</b>					
VO2				Volts	Output Voltage
IO2				Amps	Output DC Current
PO2			0.00	Watts	Output Power
VD2			0.7	Volts	Output Diode Forward Voltage Drop
NS2			0.65		Output Winding Number of Turns
ISRMS2			0.000	Amps	Output Winding RMS Current
IRIPPLE2			0.00	Amps	Output Capacitor RMS Ripple Current
PIVS2			3	Volts	Output Rectifier Maximum Peak Inverse Voltage
Recommended Diode					Recommended Diodes for this output
CMS2			0	Cmils	Output Winding Bare Conductor minimum circular mils
AWGS2			N/A	AWG	Wire Gauge (Rounded up to next larger standard AWG value)
DIAS2			N/A	mm	Minimum Bare Conductor Diameter
ODS2			N/A	mm	Maximum Outside Diameter for Triple Insulated Wire
<b>3rd output</b>					
VO3				Volts	Output Voltage
IO3				Amps	Output DC Current
PO3			0.00	Watts	Output Power
VD3			0.7	Volts	Output Diode Forward Voltage Drop
NS3			0.65		Output Winding Number of Turns
ISRMS3			0.000	Amps	Output Winding RMS Current
IRIPPLE3			0.00	Amps	Output Capacitor RMS Ripple Current
PIVS3			3	Volts	Output Rectifier Maximum Peak Inverse Voltage
Recommended Diode					Recommended Diodes for this output
CMS3			0	Cmils	Output Winding Bare Conductor minimum circular mils
AWGS3			N/A	AWG	Wire Gauge (Rounded up to next larger standard AWG value)
DIAS3			N/A	mm	Minimum Bare Conductor Diameter
ODS3			N/A	mm	Maximum Outside Diameter for Triple Insulated Wire
<b>Total power</b>			12	Watts	Total Output Power
Negative Output	N/A		N/A		If negative output exists enter Output number; eg: If VO2 is negative output, enter 2

## 9 性能データ

All measurements performed at room temperature unless specified.

### 9.1 効率

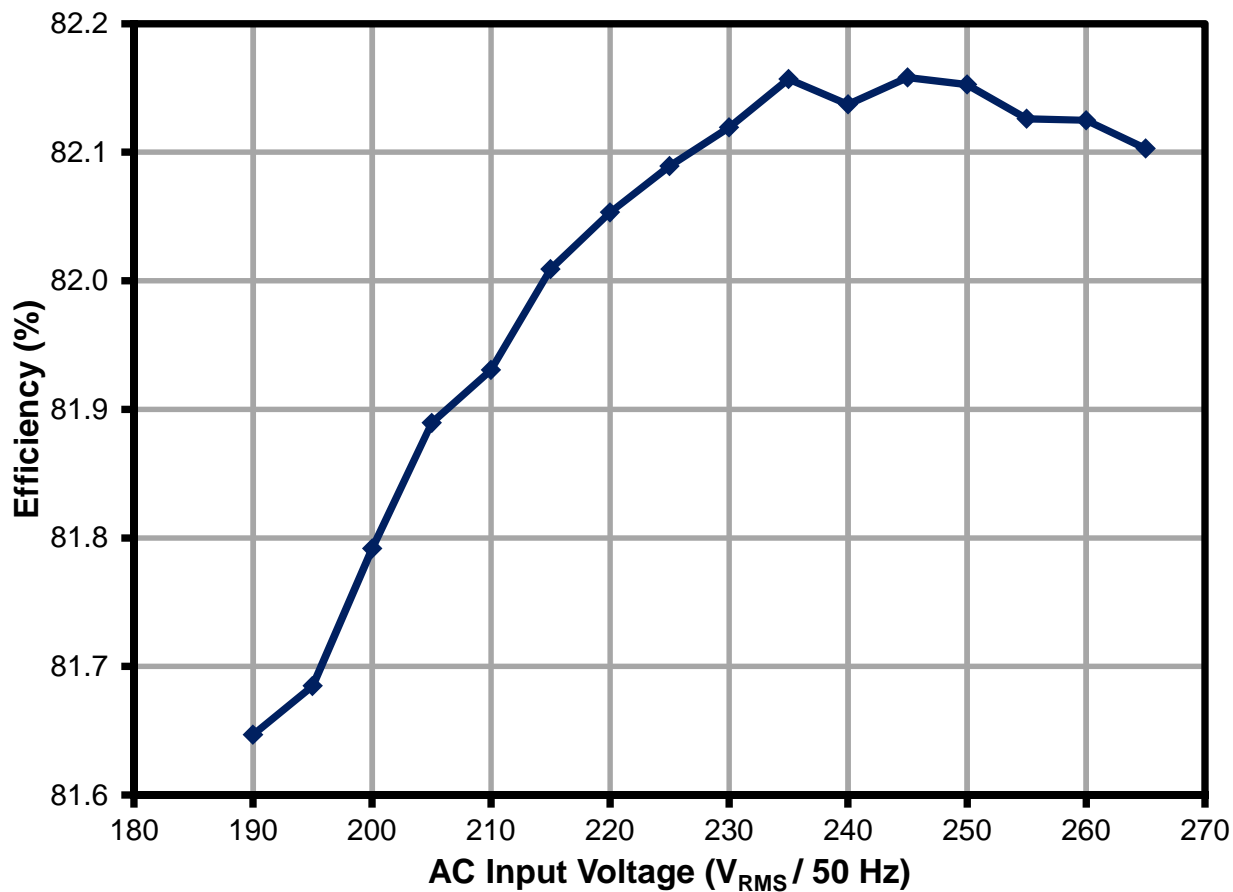


Figure 9 – Efficiency vs. Input Voltage, Room Temperature, 60 Hz.

Input		Input Measurement				Load Measurement			
VAC (V <sub>RMS</sub> )	Freq (Hz)	V <sub>IN</sub> (V <sub>RMS</sub> )	I <sub>IN</sub> (A <sub>RMS</sub> )	P <sub>IN</sub> (W)	PF	V <sub>OUT</sub> (V <sub>DC</sub> )	I <sub>OUT</sub> (A <sub>DC</sub> )	P <sub>OUT</sub> (W)	Efficiency (%)
180	50	179.94	0.10	14.98	0.83	24.48	0.50	12.21	81.52
185	50	184.91	0.10	14.97	0.83	24.48	0.50	12.21	81.57
190	50	189.97	0.10	14.95	0.82	24.48	0.50	12.21	81.65
195	50	194.95	0.09	14.94	0.82	24.47	0.50	12.2	81.68
200	50	199.91	0.09	14.93	0.81	24.48	0.50	12.21	81.79
205	50	204.97	0.09	14.91	0.81	24.48	0.50	12.21	81.89
210	50	209.94	0.09	14.90	0.80	24.47	0.50	12.21	81.93
215	50	214.92	0.09	14.89	0.80	24.48	0.50	12.21	82.01
220	50	219.97	0.09	14.88	0.79	24.48	0.50	12.21	82.05
225	50	224.94	0.08	14.87	0.79	24.47	0.50	12.21	82.09
230	50	229.92	0.08	14.87	0.78	24.48	0.50	12.21	82.12
235	50	234.97	0.08	14.86	0.78	24.48	0.50	12.21	82.16
240	50	239.95	0.08	14.86	0.77	24.48	0.50	12.21	82.14
245	50	244.92	0.08	14.86	0.77	24.48	0.50	12.21	82.16
250	50	249.98	0.08	14.86	0.76	24.48	0.50	12.21	82.15
255	50	254.95	0.08	14.86	0.76	24.48	0.50	12.21	82.13
260	50	259.93	0.08	14.87	0.75	24.48	0.50	12.21	82.12
265	50	265.00	0.08	14.87	0.75	24.48	0.50	12.21	82.10
270	50	269.97	0.07	14.88	0.74	24.48	0.50	12.21	82.07
275	50	274.94	0.07	14.88	0.74	24.47	0.50	12.21	82.02

Table 1 – Data for Figure 9.



### 9.2 アクティブモード効率

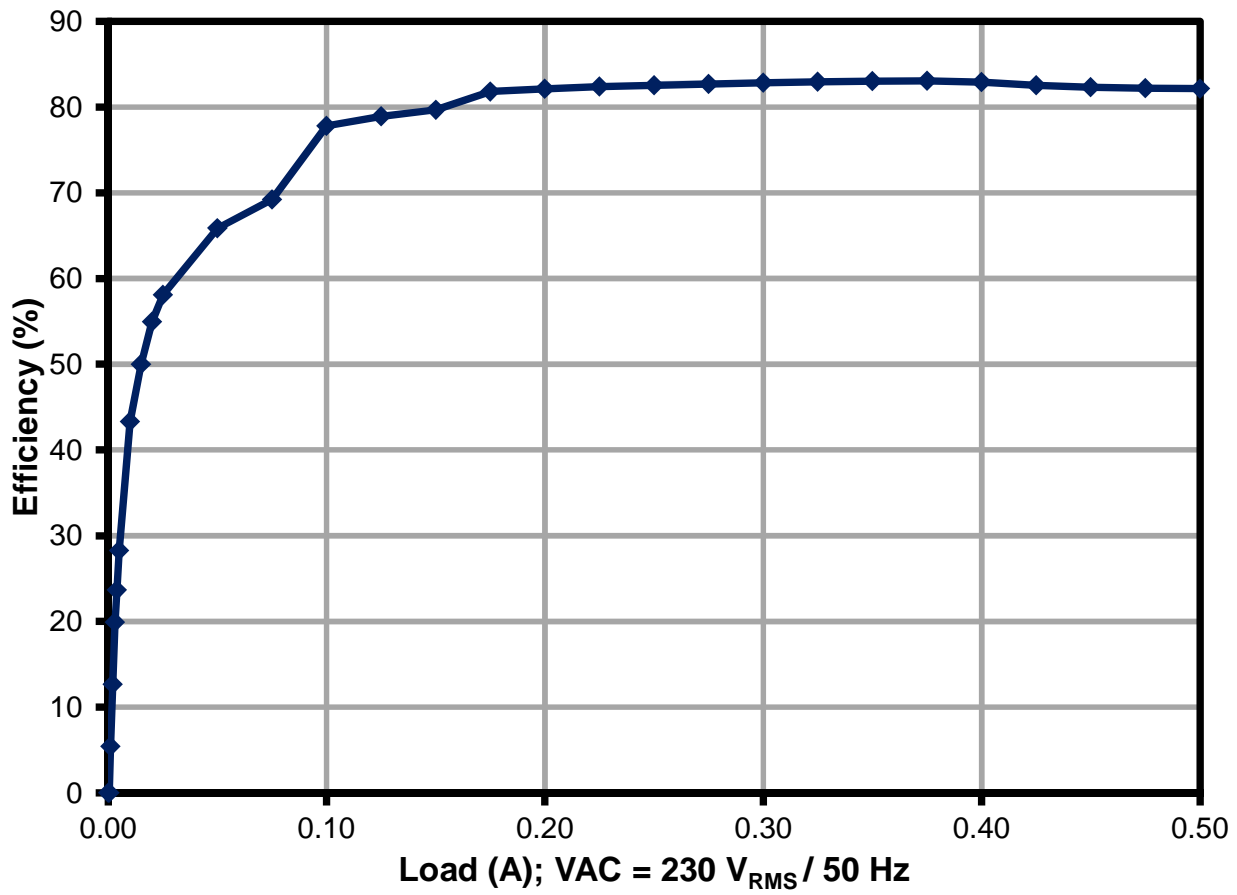


Figure 10 – Load efficiency at 230 V<sub>RMS</sub>/ 60 Hz line, Room Temperature, 60 Hz.

Load Setting		Input Measurement				Load Measurement			
Load (%)	Load (A)	V <sub>IN</sub> (V <sub>RMS</sub> )	I <sub>IN</sub> (A <sub>RMS</sub> )	P <sub>IN</sub> (W)	PF	V <sub>OUT</sub> (V <sub>DC</sub> )	I <sub>OUT</sub> (A <sub>DC</sub> )	P <sub>OUT</sub> (W)	Efficiency (%)
100	0.50	229.93	0.08	14.87	0.78	24.48	0.50	12.21	82.14
95	0.48	229.93	0.08	14.11	0.78	24.48	0.47	11.60	82.21
90	0.45	229.93	0.08	13.35	0.77	24.48	0.45	10.99	82.31
85	0.43	229.93	0.07	12.57	0.76	24.48	0.42	10.37	82.55
80	0.40	229.94	0.07	11.77	0.75	24.48	0.40	9.76	82.91
75	0.38	229.94	0.06	11.02	0.74	24.48	0.37	9.15	83.06
70	0.35	229.94	0.06	10.29	0.73	24.48	0.35	8.54	83.02
65	0.33	229.94	0.06	9.56	0.72	24.48	0.32	7.93	82.95
60	0.30	229.94	0.05	8.83	0.71	24.48	0.30	7.32	82.86
55	0.28	229.94	0.05	8.10	0.69	24.48	0.27	6.70	82.70
50	0.25	229.94	0.05	7.38	0.67	24.48	0.25	6.09	82.54
45	0.23	229.94	0.04	6.65	0.65	24.48	0.22	5.48	82.37
40	0.20	229.94	0.04	5.93	0.64	24.48	0.20	4.87	82.12
35	0.18	229.94	0.04	5.20	0.62	24.48	0.17	4.25	81.81
30	0.15	229.94	0.03	4.57	0.61	24.48	0.15	3.64	79.70
25	0.13	229.94	0.03	3.84	0.58	24.48	0.12	3.03	78.94
20	0.10	229.94	0.03	3.11	0.53	24.48	0.10	2.42	77.81
15	0.08	229.95	0.02	2.61	0.48	24.48	0.07	1.80	69.21
10	0.05	229.95	0.02	1.81	0.44	24.48	0.05	1.19	65.86
5	0.03	229.95	0.01	1.00	0.34	24.48	0.02	0.58	58.09
4	0.02	229.95	0.01	0.83	0.31	24.48	0.02	0.46	54.93
3	0.02	229.95	0.01	0.66	0.26	24.48	0.01	0.33	49.99
2	0.01	229.95	0.01	0.49	0.21	24.48	0.01	0.211	43.32
1	0.01	229.95	0.01	0.30	0.14	24.48	0.00	0.09	28.28
0.80	0.004	229.95	0.01	0.26	0.13	24.48	0.00	0.06	23.66
0.60	0.003	229.95	0.01	0.23	0.11	24.48	0.00	0.05	19.88
0.40	0.002	229.95	0.01	0.20	0.10	24.48	0.00	0.03	12.67
0.20	0.001	229.95	0.01	0.17	0.08	24.48	0.00	0.01	5.41
0.10	0.0005	229.95	0.01	0.15	0.08	24.48	0.00	0.00	0.00
0.00	0	229.95	0.01	0.08	0.04	24.48	0.00	0.00	0.00
<b>Average Efficiency</b>								81.67	

Table 2 – Data for Figure 10.

The external power supply requirements below all require meeting active mode efficiency and no-load input power limits. Minimum active mode efficiency is defined as the average efficiency of 25, 50, 75 and 100% of output current (based on the nameplate output current rating).

For adapters that are single input voltage only then the measurement is made at the rated single nominal input voltage (115 VAC or 230 VAC), for universal input adapters the measurement is made at both nominal input voltages (115 VAC and 230 VAC).

To meet the standard the measured average efficiency (or efficiencies for universal input supplies) must be greater than or equal to the efficiency specified by the standard.

The test method can be found here:

[http://www.energystar.gov/ia/partners/prod\\_development/downloads/power\\_supplies/EP\\_SupplyEffic\\_TestMethod\\_0804.pdf](http://www.energystar.gov/ia/partners/prod_development/downloads/power_supplies/EP_SupplyEffic_TestMethod_0804.pdf)

For the latest up to date information please visit the PI Green Room:

<http://www.powerint.com/greenroom/regulations.htm>

### 9.2.1 米国 2007 年エネルギー自給性及び安全保障法

This legislation mandates all single output single output adapters, including those provided with products, manufactured on or after July 1<sup>st</sup>, 2008 must meet minimum active mode efficiency and no load input power limits.

Active Mode Efficiency Standard Models

Nameplate Output ( $P_O$ )	Minimum Efficiency in Active Mode of Operation
< 1 W	$0.5 \times P_O$
$\geq 1$ W to $\leq 51$ W	$0.09 \times \ln(P_O) + 0.5$
> 51 W	0.85

ln = natural logarithm

No-load Energy Consumption

Nameplate Output ( $P_O$ )	Maximum Power for No-load AC-DC EPS
All	$\leq 0.5$ W

This requirement supersedes the legislation from individual US States (for example CEC in California).

### 9.2.2 ENERGY STAR EPS バージョン 2.0

This specification takes effect on November 1<sup>st</sup>, 2008.

Active Mode Efficiency Standard Models

Nameplate Output ( $P_O$ )	Minimum Efficiency in Active Mode of Operation
$\leq 1$ W	$0.48 \times P_O + 0.14$
> 1 W to $\leq 49$ W	$0.0626 \times \ln(P_O) + 0.622$
> 49 W	0.87

ln = natural logarithm

Active Mode Efficiency Low Voltage Models ( $V_O < 6$  V and  $I_O \geq 550$  mA)

Nameplate Output ( $P_O$ )	Minimum Efficiency in Active Mode of Operation
$\leq 1$ W	$0.497 \times P_O + 0.067$
> 1 W to $\leq 49$ W	$0.075 \times \ln(P_O) + 0.561$
> 49 W	0.86

ln = natural logarithm

No-load Energy Consumption (both models)

Nameplate Output ( $P_O$ )	Maximum Power for No-load AC-DC EPS
0 to < 50 W	$\leq 0.3$ W
$\geq 50$ W to $\leq 250$ W	$\leq 0.5$ W





### 9.3 無負荷時入力電力

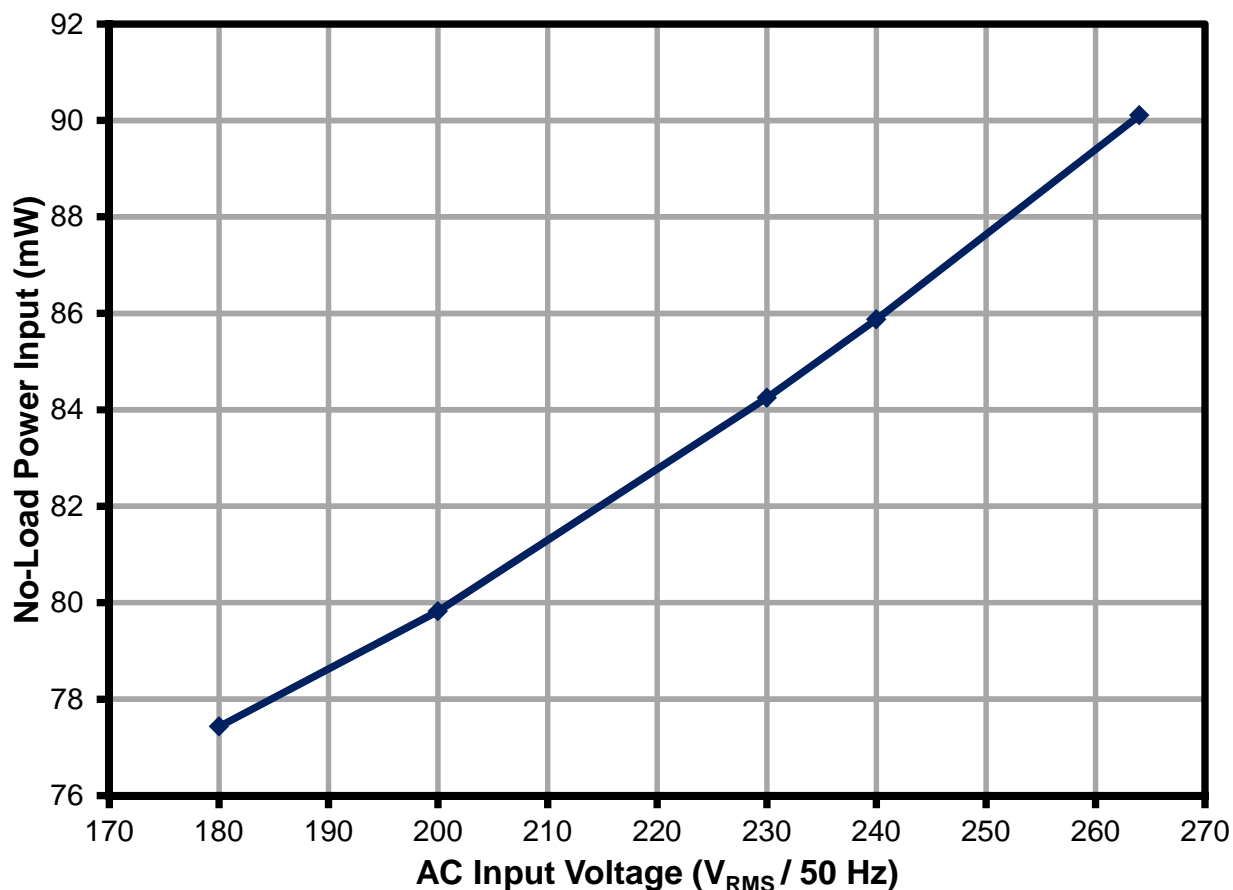


Figure 11- Zero Load Input Power vs. Input Line Voltage, Room Temperature, 50 Hz.

Input		Input Measurement (Integration)				
VAC (V <sub>RMS</sub> )	Freq (Hz)	P <sub>IN</sub> (mW)	I <sub>IN</sub> (mA <sub>RMS</sub> )	V <sub>OUT</sub> (V <sub>DC</sub> )	Limit (mW)	Remarks
180	50	77.43	7.44	24.48	100	Pass
200	50	79.82	7.85	24.48	100	Pass
230	50	84.25	8.53	24.48	100	Pass
240	50	85.87	8.77	24.48	100	Pass
265	50	90.11	9.35	24.48	100	Pass

Table 3 – Data for Figure 10.

### 9.4 有効な待機電力

The chart below shows the available output power vs line voltage for an input power of 1 W, 2 W and 3 W.

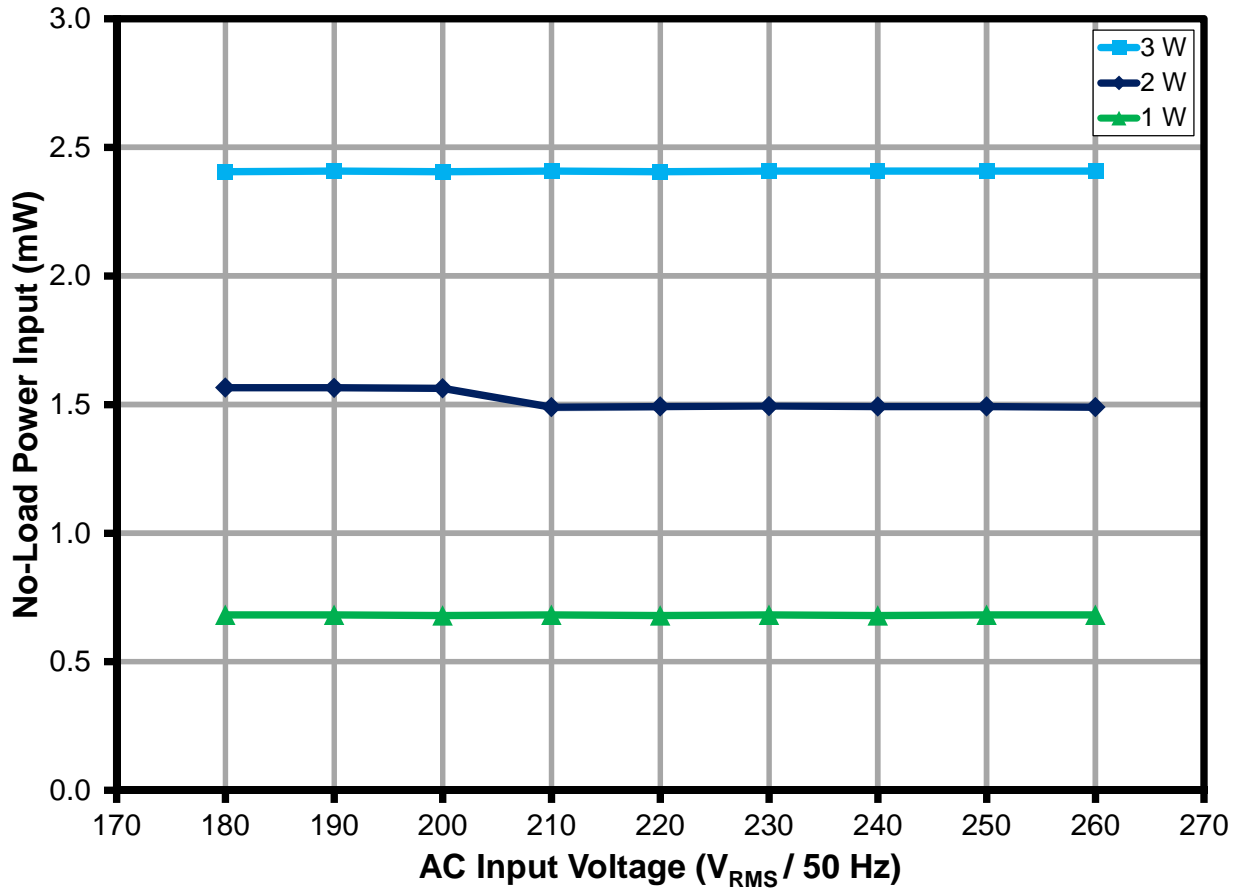


Figure 12 – Available Standby Power vs. Line.

## 9.5 レギュレーション

### 9.5.1 負荷

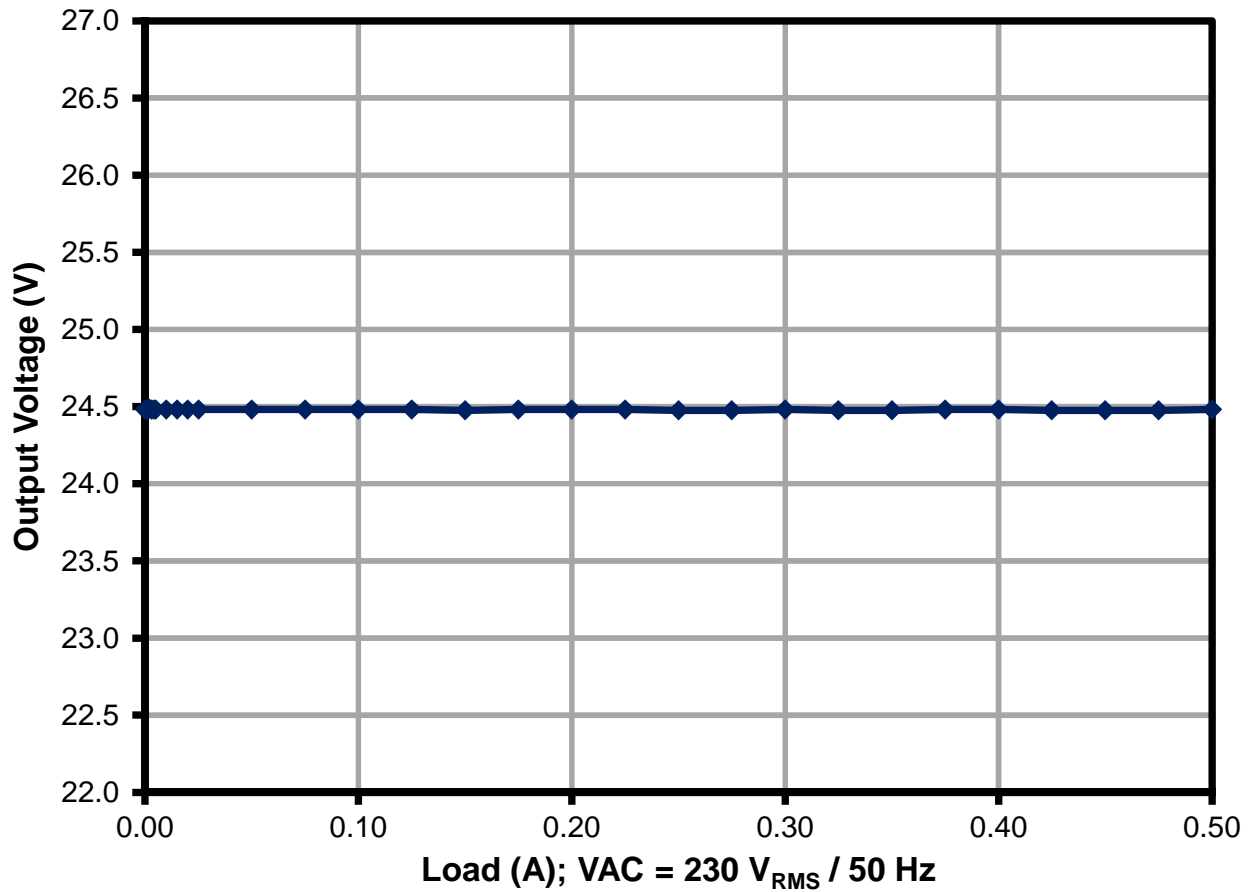


Figure 13 – Load Regulation, Room Temperature.

9.5.2 入力

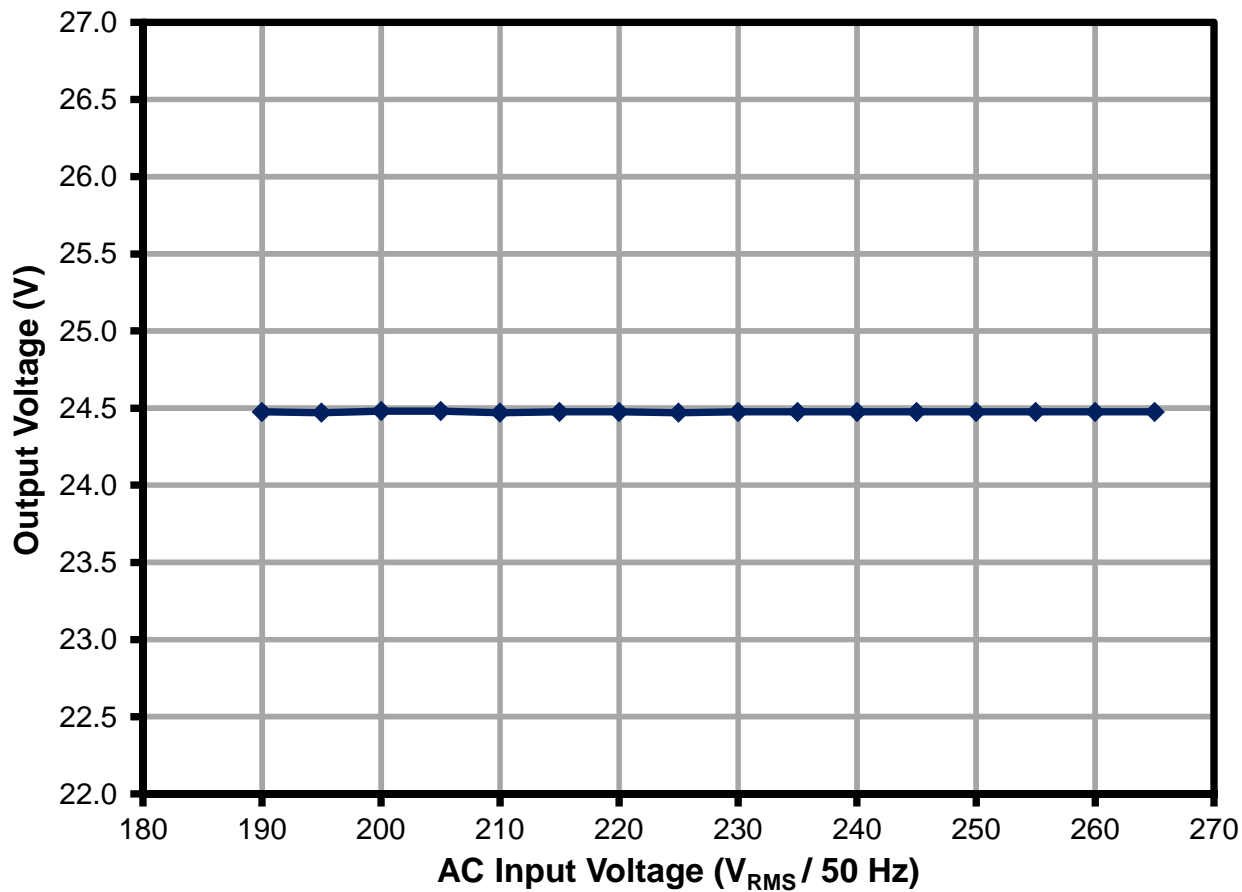


Figure 14 – Line Regulation, Room Temperature, Full Load.

9.5.3 力率 (PF)

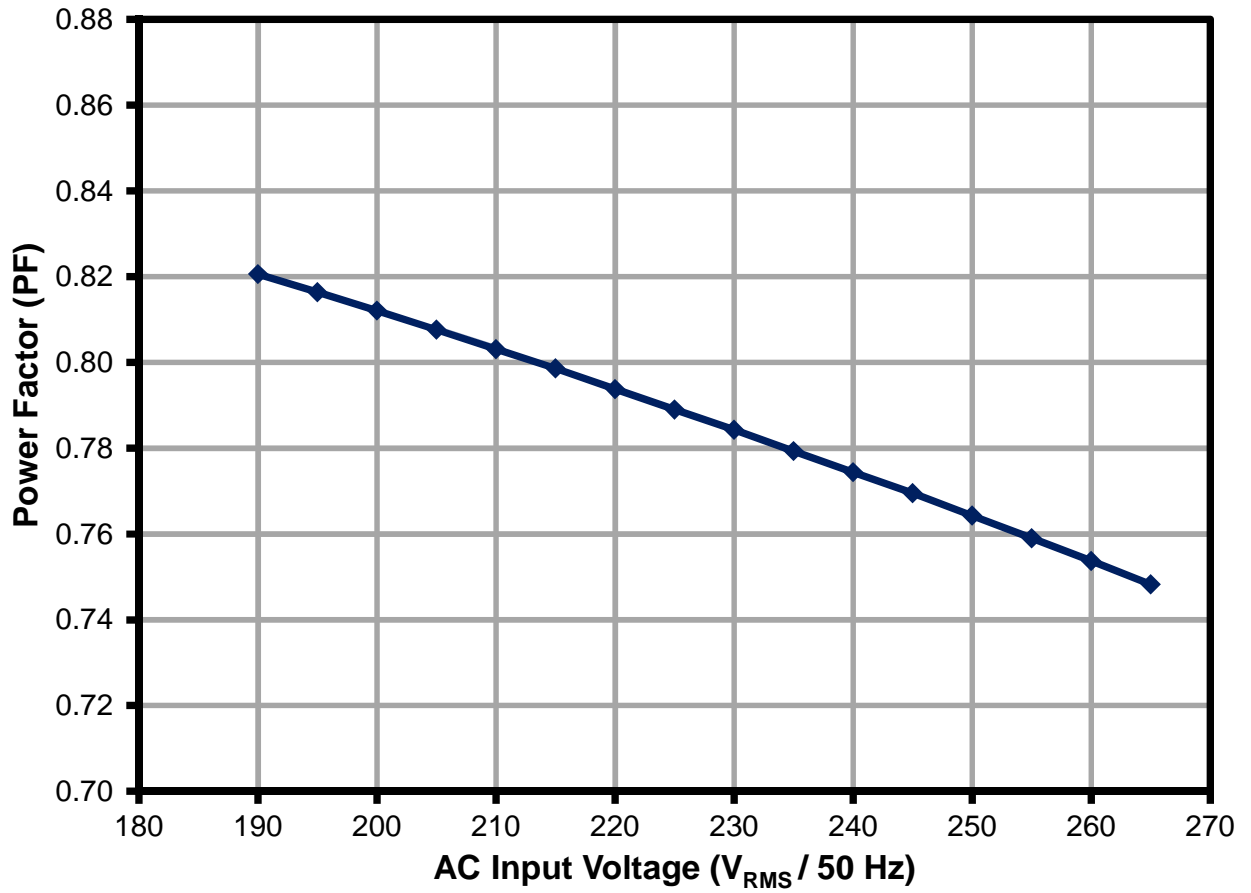


Figure 15 – Power Factor vs. AC Input at full load.

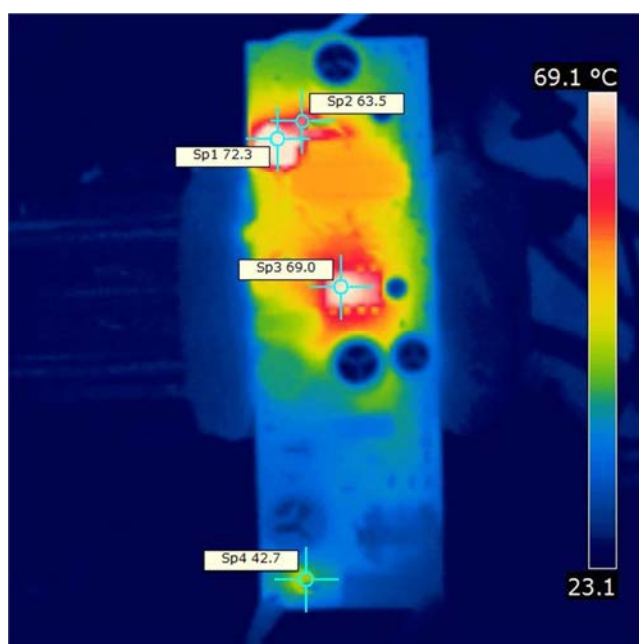


## 10 熱特性

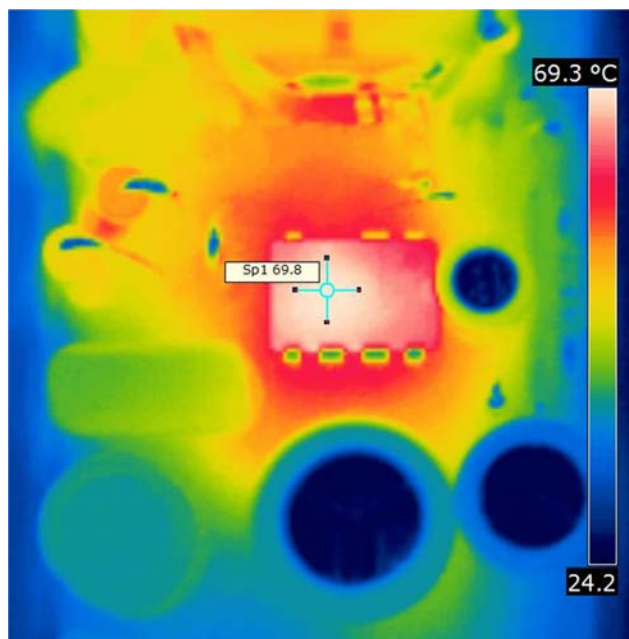
### 10.1 熱画像

Unit was measured open frame (no enclosure). Temperatures were allowed to stabilize prior to making measurements (>30 mins)

#### 10.1.1 部品温度 (190 VAC、50 Hz、25 °C)



**Figure 16** – SP1 – Snubber Output Resistor (R3).  
 SP2 – Output Diode (D4).  
 SP3 – TNY286PG (U1).  
 SP4 – Fusible Resistor (F1).



**Figure 17** – SP1 – TNY286PG (U1).

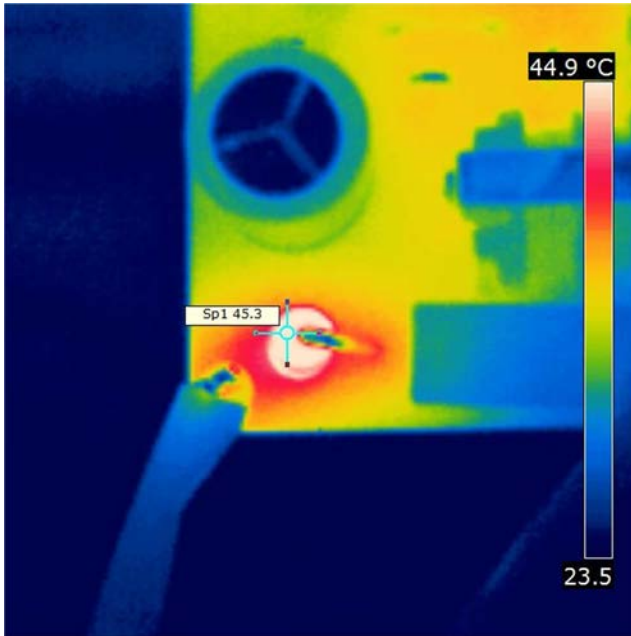


Figure 18 – SP1 – Fusible Resistor (F1).

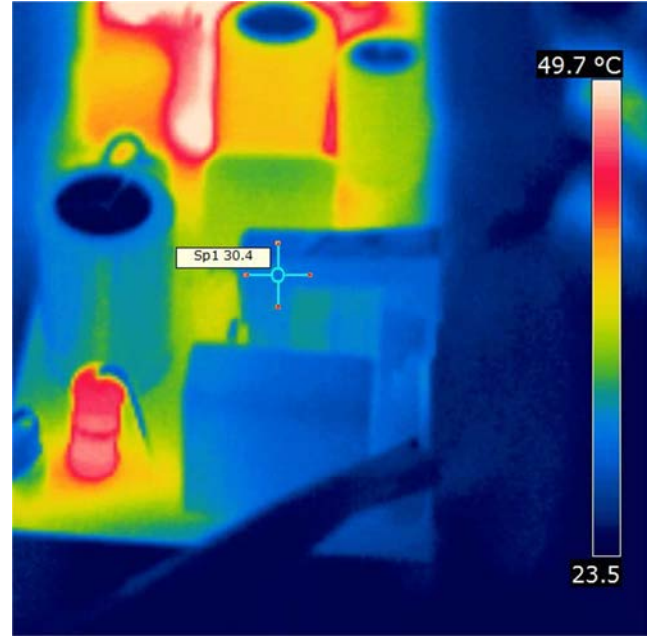


Figure 19 – SP1 – Common Mode Choke (L1).

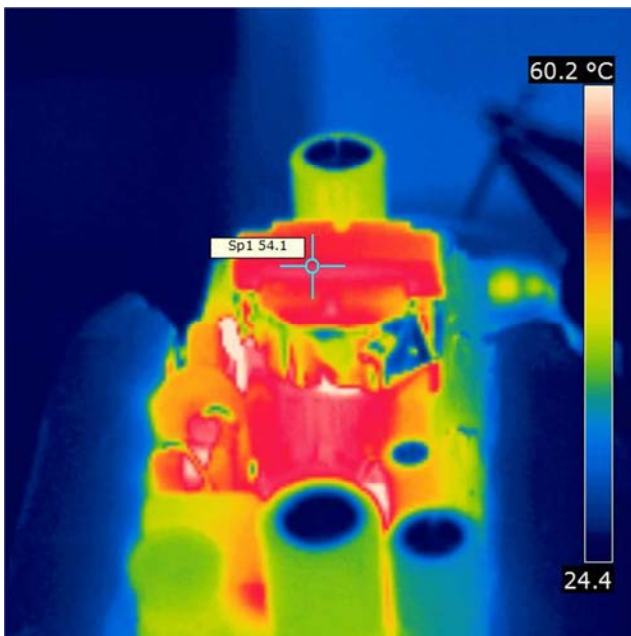


Figure 20 – SP1 – Transformer (T1).

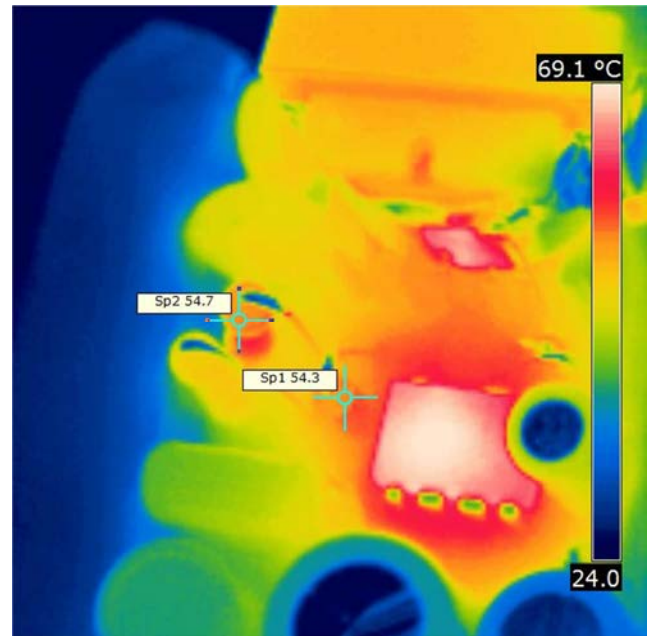


Figure 21 – SP1 – Snubber Diode (D1).  
SP2 – Snubber Resistor (VR1).

10.1.2 部品温度 (265 VAC、50 Hz、25°C)

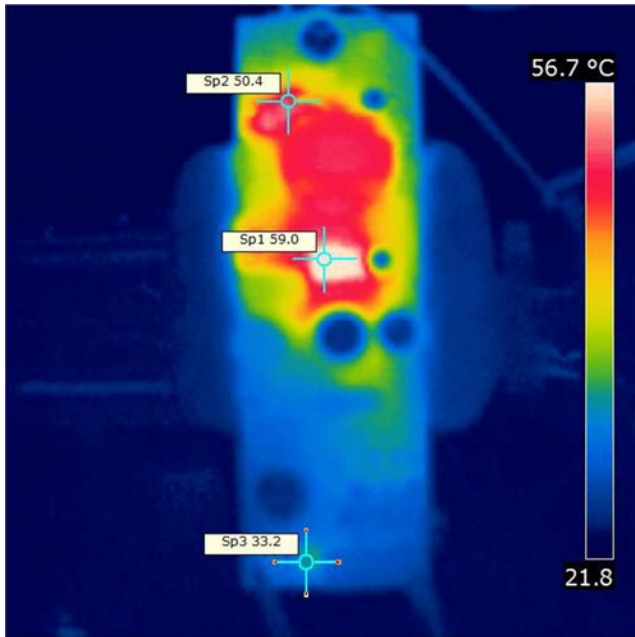


Figure 22 – SP1 – TNY286PG (U1).  
SP2 – Output Diode (D4).  
SP3 – Fusible Resistor (FR1).

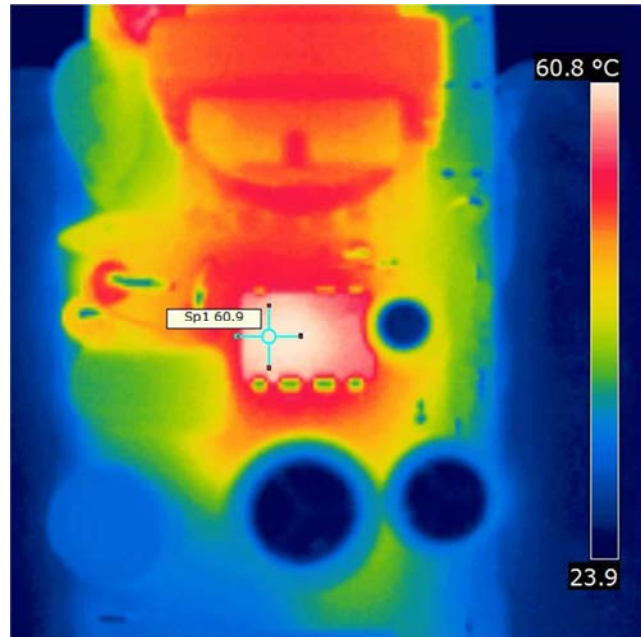


Figure 23 – SP1 – TNY286PG (U1).

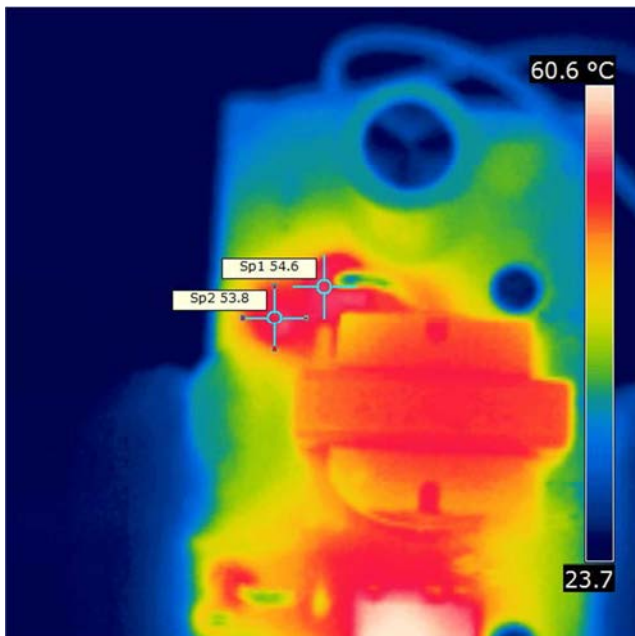


Figure 24 – SP1 – Output Diode (D4).  
SP2 – Output Snubber Resistor (R4).

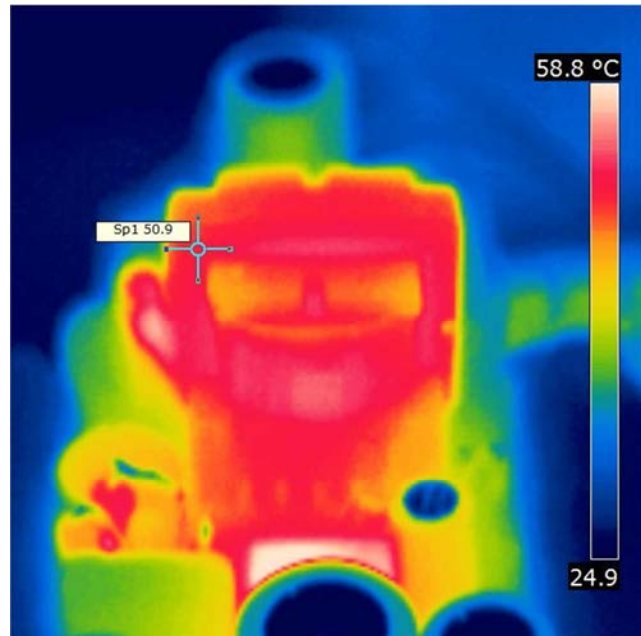


Figure 25 – SP1 – Transformer (T1).



## 11 波形

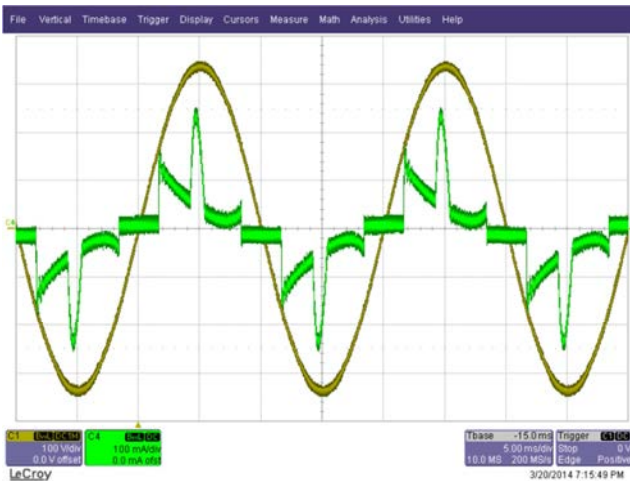
### 11.1 通常動作時の入力電圧と入力電流



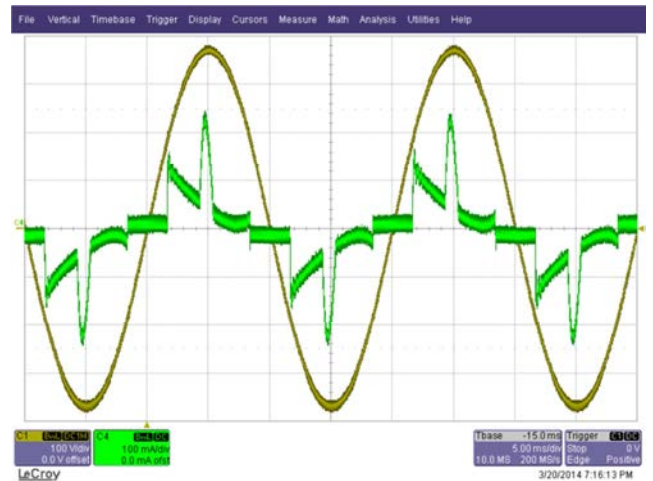
**Figure 26** – 190 VAC, Full Load.  
Green:  $I_{IN}$ , 0.1 A / div.  
Yellow:  $V_{DIN}$ , 100 V, 5 ms / div.



**Figure 27** – 220 VAC, Full Load.  
Green:  $I_{IN}$ , 0.1 A / div.  
Yellow:  $V_{DIN}$ , 100 V, 5 ms / div.



**Figure 28** – 240 VAC, Full Load.  
Green:  $I_{IN}$ , 0.1 A / div.  
Yellow:  $V_{DIN}$ , 100 V, 5 ms / div.



**Figure 29** – 265 VAC, Full Load.  
Green:  $I_{IN}$ , 0.1 A / div.  
Yellow:  $V_{DIN}$ , 100 V, 5 ms / div.

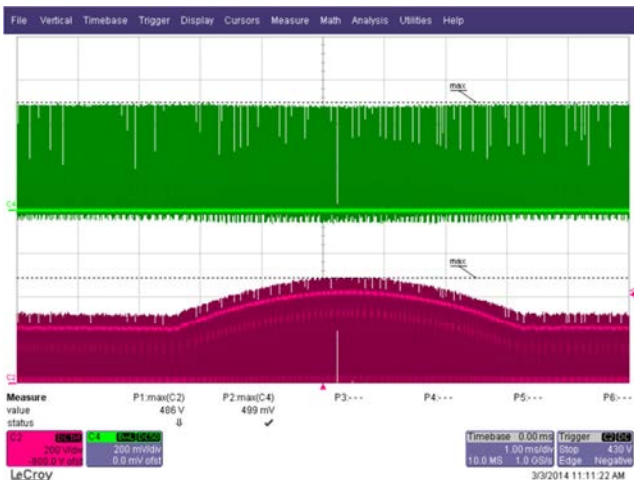
11.2 通常動作時のドレイン電圧とドレイン電流



**Figure 30** – 190 VAC, Full Load.  
 Upper:  $I_{DRAIN}$ , 0.2 A / div.  
 Lower:  $V_{DRAIN}$ , 200 V, 1 ms / div.



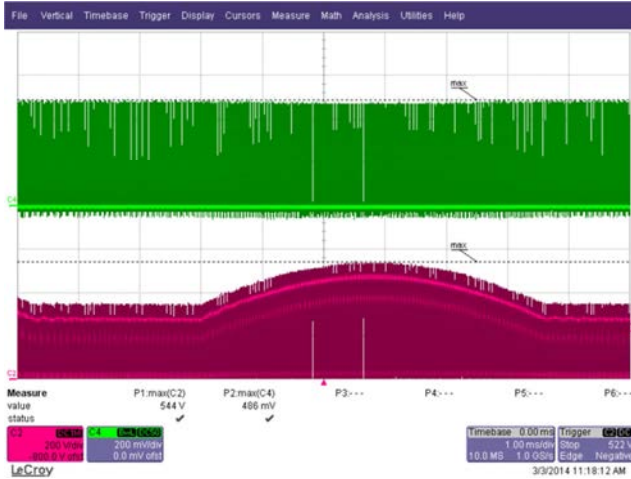
**Figure 31** – 190 VAC, Full Load.  
 Upper:  $I_{DRAIN}$ , 0.2 A / div.  
 Lower:  $V_{DRAIN}$ , 200 V / div.  
 Time Scale: 1 ms / div.  
 Zoom Time Scale: 100 μs / div.



**Figure 32** – 230 VAC, Full Load.  
 Upper:  $I_{DRAIN}$ , 0.2 A / div.  
 Lower:  $V_{DRAIN}$ , 200 V, 1ms / div.



**Figure 33** – 230 VAC, Full Load.  
 Upper:  $I_{DRAIN}$ , 0.2 A / div.  
 Lower:  $V_{DRAIN}$ , 200 V / div.  
 Time Scale: 1 ms / div.  
 Zoom Time Scale: 10 μs / div.



**Figure 34** – 265 VAC, Full Load.  
 Upper:  $I_{DRAIN}$ , 0.2 A / div.  
 Lower:  $V_{DRAIN}$ , 200 V.  
 Time Scale: 1 ms / div.



**Figure 35** – 265 VAC, Full Load.  
 Upper:  $I_{DRAIN}$ , 0.2 A / div.  
 Lower:  $V_{DRAIN}$ , 200 V / div.  
 Time Scale: 1 ms / div.  
 Zoom Time Scale: 10 µs / div.

### 11.3 起動時のドレイン電圧とドレイン電流

No saturation or any possible cause of failure.



**Figure 36** – 190 VAC Input and Maximum Load.  
 Upper:  $I_{DRAIN}$ , 0.2 A / div.  
 Lower:  $V_{DRAIN}$ , 200 V / div.  
 Time Scale: 1 ms / div.

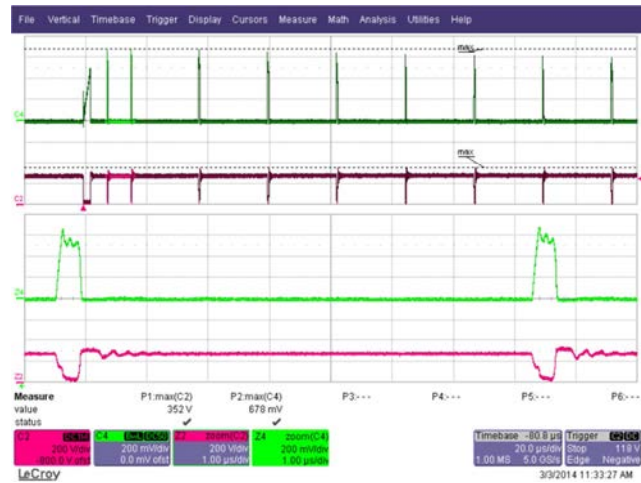


**Figure 37** – 190 VAC Input and Maximum Load.  
 Upper:  $I_{DRAIN}$ , 0.2 A / div.  
 Lower:  $V_{DRAIN}$ , 200 V / div.  
 Time Scale: 1 ms / div.  
 Zoom Time Scale: 2 µs / div.





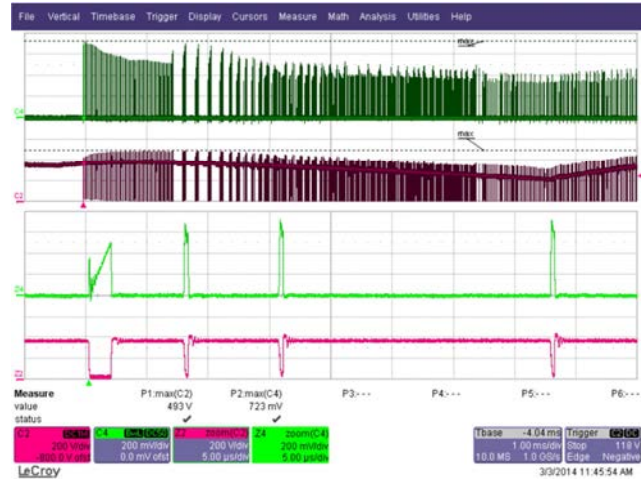
**Figure 38** – 190 VAC Input and Maximum Load.  
 Upper:  $I_{DRAIN}$ , 0.2 A / div.  
 Lower:  $V_{DRAIN}$ , 200 V / div.  
 Time Scale: 1  $\mu$ s / div.



**Figure 39** – 190 VAC Input and Maximum Load.  
 Upper:  $I_{DRAIN}$ , 0.2 A / div.  
 Lower:  $V_{DRAIN}$ , 200 V / div.  
 Time Scale: 20  $\mu$ s / div.  
 Zoom Time Scale: 1  $\mu$ s / div.



**Figure 40** – 265 VAC Input and Maximum Load.  
 Upper:  $I_{DRAIN}$ , 0.2 A / div.  
 Lower:  $V_{DRAIN}$ , 200 V / div.  
 Time Scale: 1 ms / div.



**Figure 41** – 265 VAC Input and Maximum Load.  
 Upper:  $I_{DRAIN}$ , 0.2 A / div.  
 Lower:  $V_{DRAIN}$ , 200 V / div.  
 Time Scale: 1 ms / div.  
 Zoom Time Scale: 5  $\mu$ s / div.

11.4 ドレイン電圧及び電流起動短絡波形

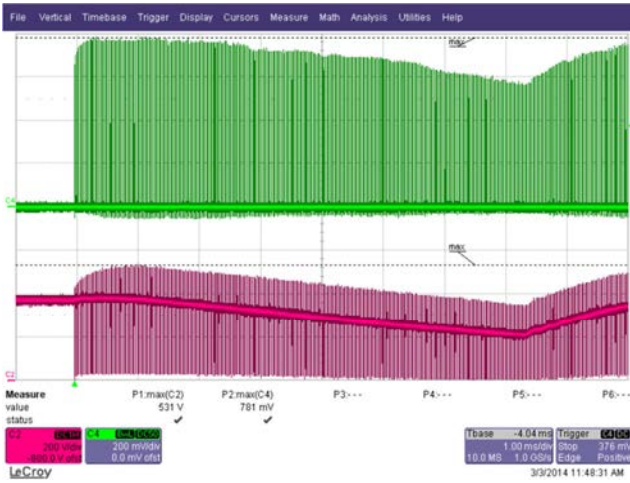


Figure 42 – 265 VAC Input and Shorted Load.  
Upper:  $I_{DRAIN}$ , 0.2 A / div.  
Lower:  $V_{DRAIN}$ , 200 V / div.  
Time Scale: 1 ms / div.



Figure 43 – 265 VAC Input and Shorted Load.  
Upper:  $I_{DRAIN}$ , 0.2 A / div.  
Lower:  $V_{DRAIN}$ , 200 V / div.  
Time Scale: 1 ms / div.  
Zoom Time Scale: 5 μs / div.

11.5 通常動作時のドレイン電圧及び電流短絡波形

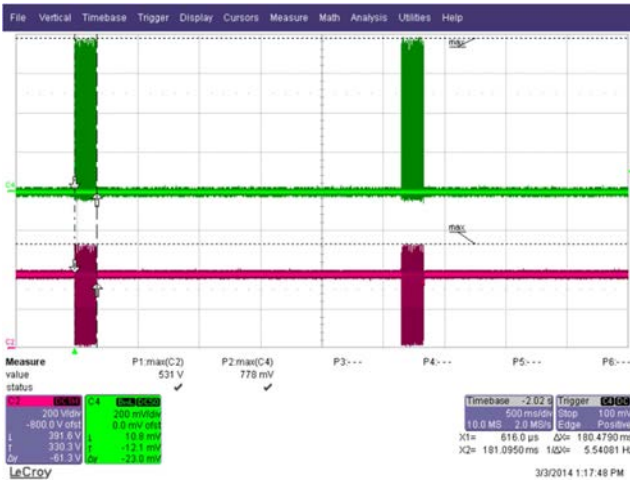


Figure 44 – 265 VAC Input, Full Load then Short.  
180 ms Continuous Switching.  
Upper:  $I_{DRAIN}$ , 0.2 A / div.  
Lower:  $V_{DRAIN}$ , 200 V / div.  
Time Scale: 500 ms / div.

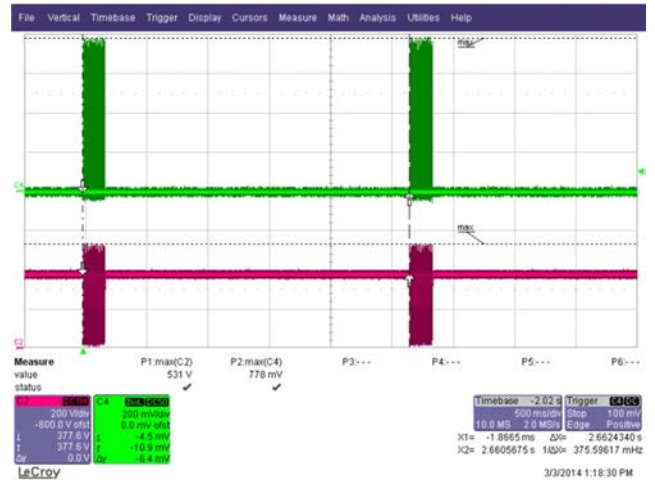
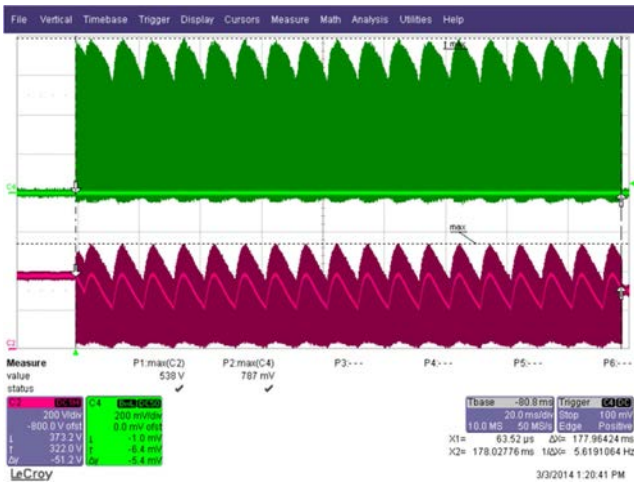
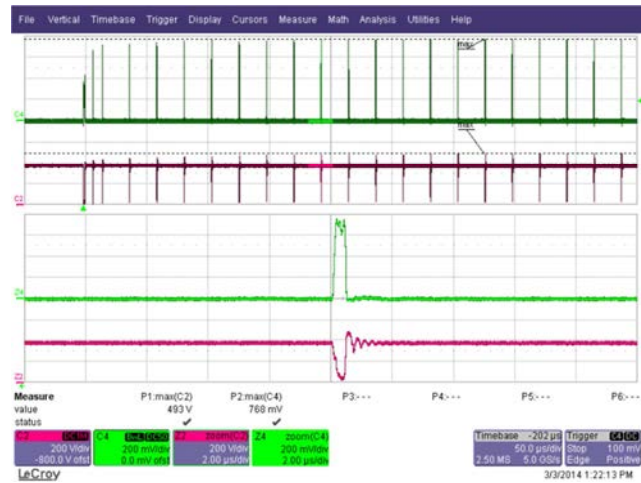


Figure 45 – 265 VAC Input, Full Load then Short.  
2.5 s Off Time before Auto-restart.  
Upper:  $I_{DRAIN}$ , 0.2 A / div.  
Lower:  $V_{DRAIN}$ , 200 V / div.  
Time Scale: 500 ms / div.





**Figure 46** – 265 VAC Input and Full Load then Short.  
 Upper:  $I_{DRAIN}$ , 0.2 A / div.  
 Lower:  $V_{DRAIN}$ , 200 V / div.  
 Time Scale: 20 ms / div.



**Figure 47** – 265 VAC Input and Full Load then Short.  
 Upper:  $I_{DRAIN}$ , 0.2 A / div.  
 Lower:  $V_{DRAIN}$ , 200 V / div.  
 Time Scale: 50 μs / div.  
 Zoom Time Scale: 2 μs / div.

### 11.6 通常動作時の出力ダイオード波形

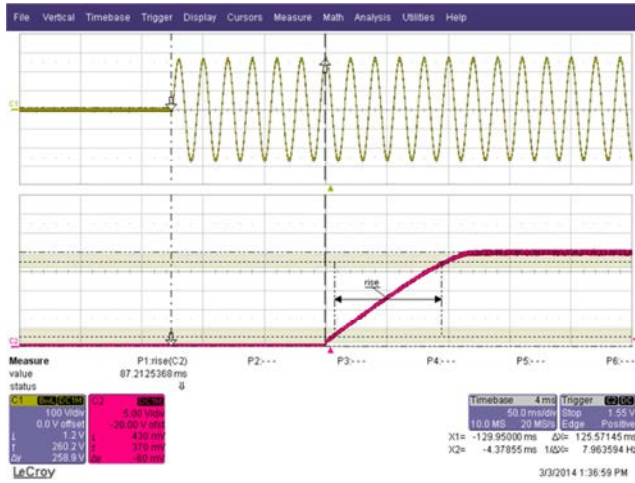


**Figure 48** – 190 VAC Input and Full Load then Short.  
 Upper:  $I_{DRAIN}$ , 0.2 A / div.  
 Lower:  $V_{OUT}$ , 20 V / div.  
 Time Scale: 100 μs / div.

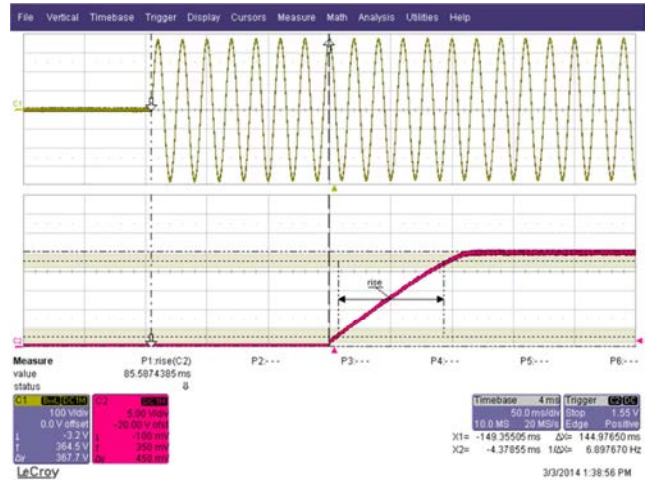


**Figure 49** – 265 VAC Input and Full Load then Short.  
 Upper:  $I_{DRAIN}$ , 0.2 A / div.  
 Lower:  $V_{DRAIN}$ , 200 V / div.  
 Time Scale: 50 μs / div.  
 Zoom Time Scale: 2 μs / div.

11.7 起動時の出力電圧波形



**Figure 50** – Start-up Profile, 190 VAC  
 Upper:  $V_{IN}$ , 100 V / div.  
 Lower:  $V_{OUT}$ , 5 V / div.  
 Time Scale: 50 ms / div.

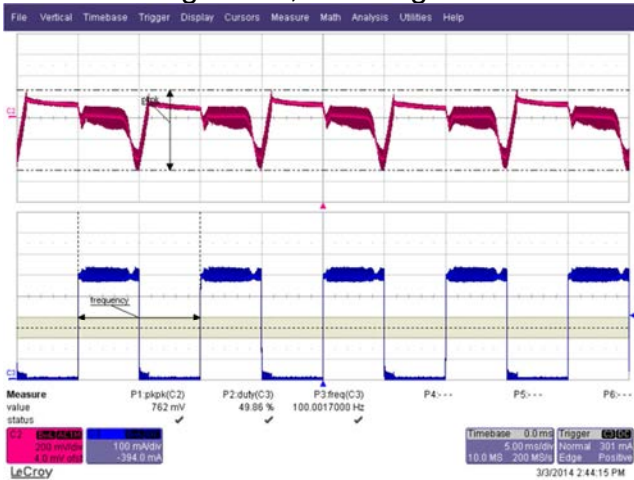


**Figure 51** – Start-up Profile, 265 VAC.  
 Upper:  $V_{IN}$ , 100 V / div.  
 Lower:  $V_{OUT}$ , 5 V / div.  
 Time Scale: 50 ms / div.

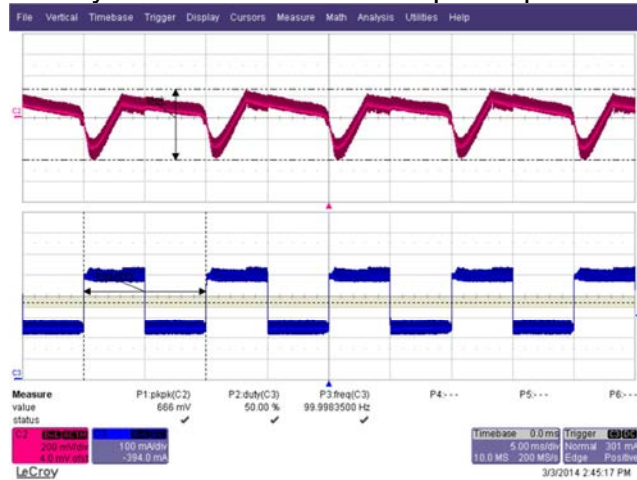


### 11.8 負荷過渡応答 (0% ~ 100% の負荷ステップ)

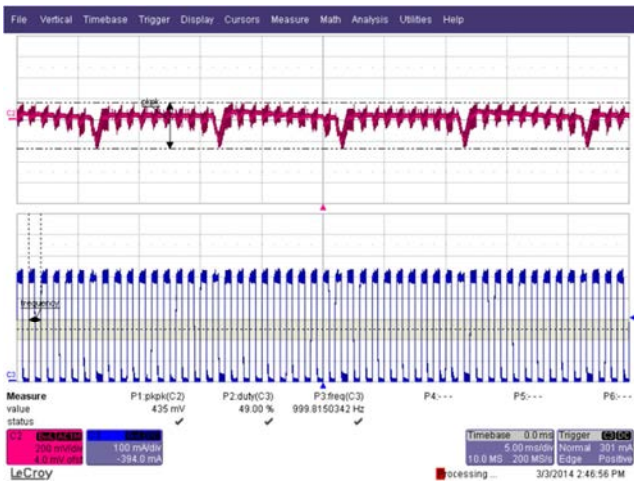
In the figures shown below, signal averaging was used to better enable viewing the load transient response. The oscilloscope was triggered using the load current step as a trigger source. Since the output switching and line frequency occur essentially at random with respect to the load transient, contributions to the output ripple from these sources will average out, leaving the contribution only from the load step response.



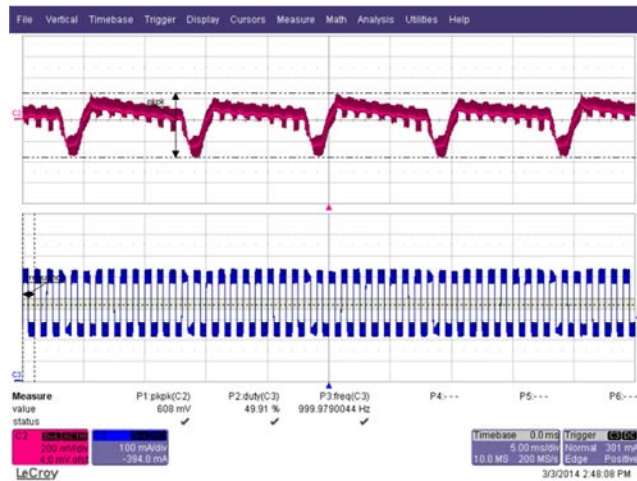
**Figure 52** – Transient Response, 230 VAC, 0-100-0% Load Step for Worst Case Condition at 100 Hz.  
Upper:  $V_{OUT}$ , 200 mV / div.  
Lower:  $I_{OUT}$ , 100 mA / div.  
Time Scale: 5 ms / div.



**Figure 53** – Transient Response, 230 VAC, 50-100-50% Load Step for Worst Case Condition at 100 Hz.  
Upper:  $V_{OUT}$ , 200 mV / div.  
Lower:  $I_{OUT}$ , 100 mA / div.  
Time Scale: 5 ms / div.



**Figure 54** – Transient Response, 230 VAC, 0-100-0% Load Step for Worst Case Condition at 1 kHz.  
Upper:  $V_{OUT}$ , 200 mV / div.  
Lower:  $I_{OUT}$ , 100 mA / div.  
Time Scale: 5 ms / div.



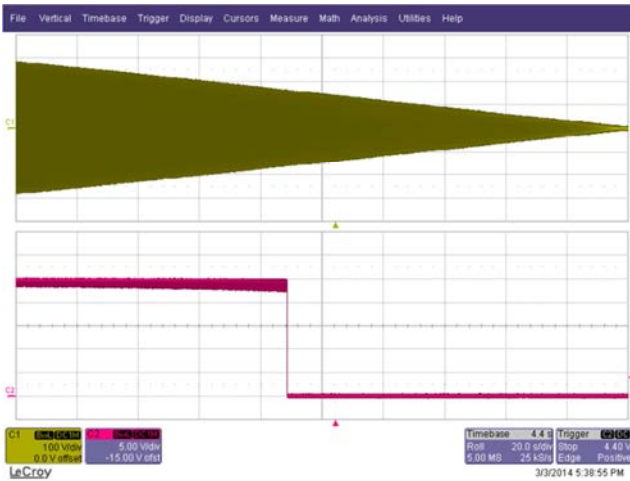
**Figure 55** – Transient Response, 230 VAC, 50-100-50% Load Step for Worst Case Condition at 1 kHz.  
Upper:  $V_{OUT}$ , 200 mV / div.  
Lower:  $I_{OUT}$ , 100 mA / div.  
Time Scale: 5 ms / div.



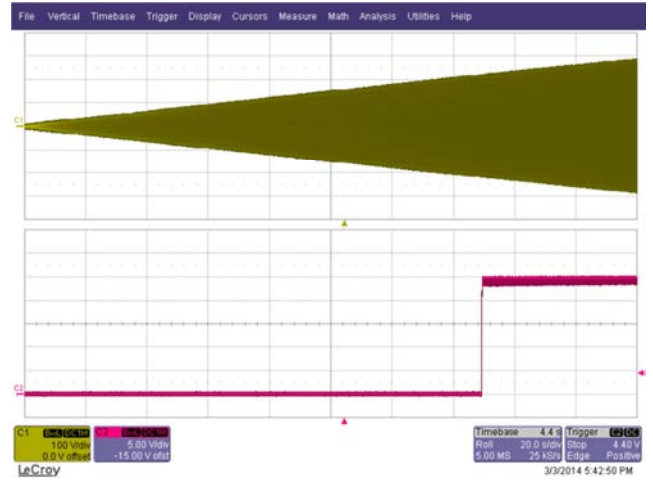


### 11.9 停止試験

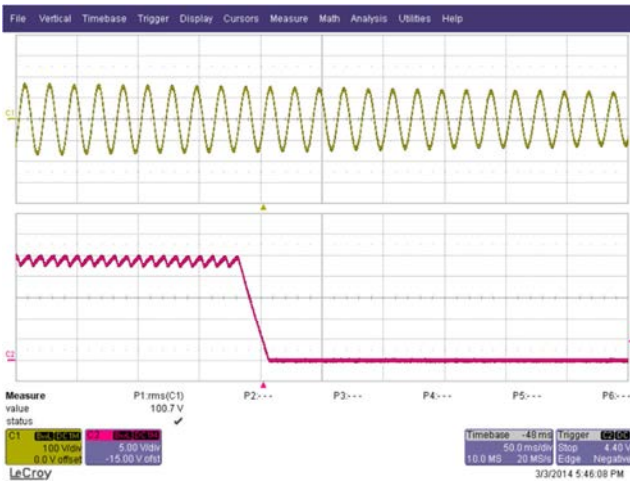
No component failure was observed.



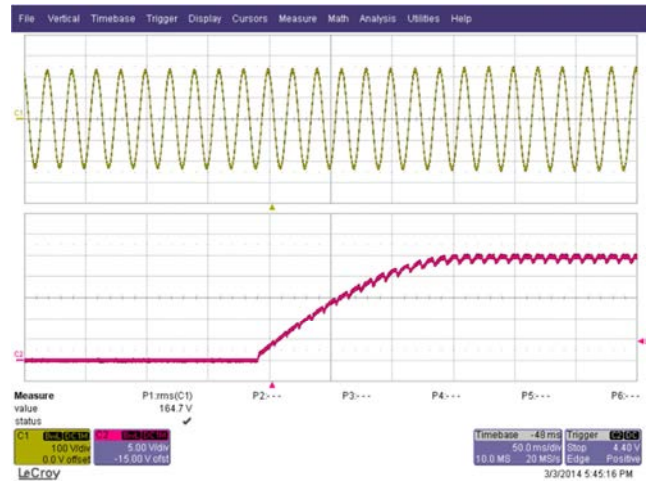
**Figure 56** – Brown-out at 0.5 V / div.  
 Upper:  $V_{IN}$ , 100 V / div.  
 Lower:  $V_{OUT}$ , 5 V / div.  
 Time Scale: 20 s / div.



**Figure 57** – Brown-in at 0.5 V / div.  
 Upper:  $V_{IN}$ , 100 V / div.  
 Lower:  $V_{OUT}$ , 5 V / div.  
 Time Scale: 20 s / div.



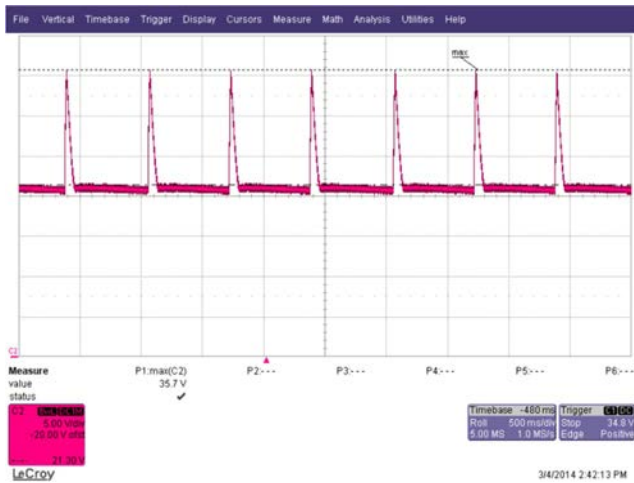
**Figure 58** – Brown-out at 0.5 V / div.  
 Upper:  $V_{IN}$ , 100 V / div.  
 Lower:  $V_{OUT}$ , 5 V / div.  
 Time Scale: 50 ms / div.



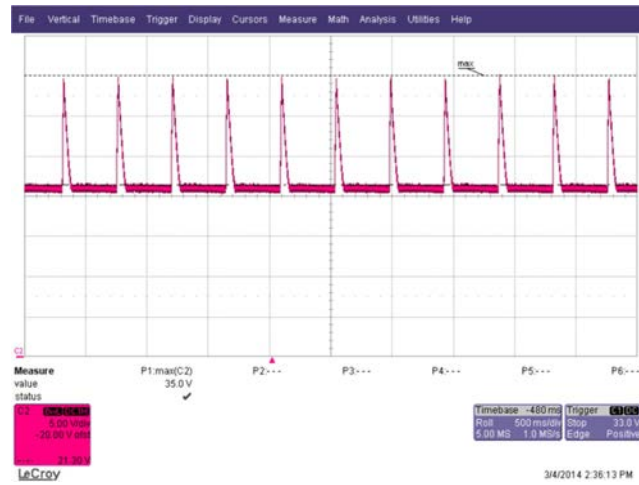
**Figure 59** – Brown-in at 0.5 V / div.  
 Upper:  $V_{IN}$ , 100 V / div.  
 Lower:  $V_{OUT}$ , 5 V / div.  
 Time Scale: 50 ms / div.



### 11.10 オープンループ試験



**Figure 60** – 190 VAC Open Loop at No-Load.  
 $V_{OUT}$ , 5 V / div.  
 Time Scale: 500 ms / div.



**Figure 61** – 265 VAC Open Loop at No-Load.  
 $V_{OUT}$ , 5 V / div.  
 Time Scale: 500 ms / div.



**Figure 62** – 190 VAC Open Loop at Full-Load.  
 $V_{OUT}$ , 5 V / div.  
 Time Scale: 500 ms / div.



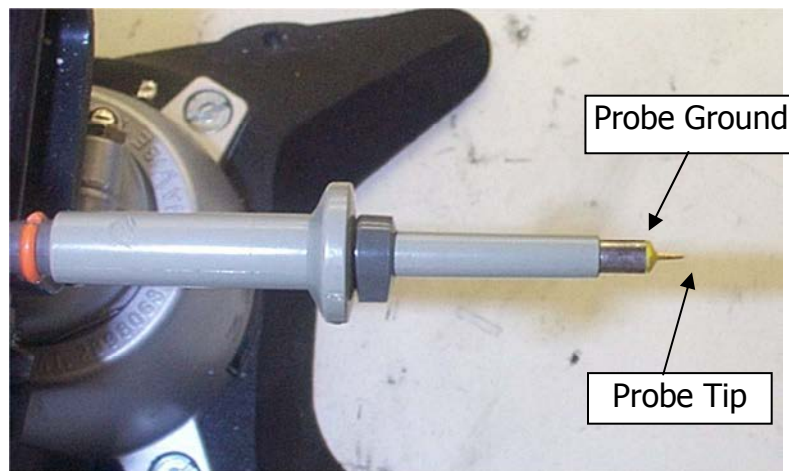
**Figure 63** – 265 VAC Open Loop at Full-Load.  
 $V_{OUT}$ , 5 V / div.  
 Time Scale: 500 ms / div.

## 11.11 出力リップルの測定

### 11.11.1 リップルの測定方法

For DC output ripple measurements, a modified oscilloscope test probe must be utilized in order to reduce spurious signals due to pick-up. Details of the probe modification are provided in the Figures below.

The 4987BA probe adapter is affixed with two capacitors tied in parallel across the probe tip. The capacitors include one (1) 0.1  $\mu\text{F}/50\text{ V}$  ceramic type and one (1) 1.0  $\mu\text{F}/50\text{ V}$  aluminum electrolytic. The aluminum electrolytic type capacitor is polarized, so proper polarity across DC outputs must be maintained (see below).



**Figure 64** – Oscilloscope Probe Prepared for Ripple Measurement. (End Cap and Ground Lead Removed)



**Figure 65** – Oscilloscope Probe with Probe Master ([www.probemaster.com](http://www.probemaster.com)) 4987A BNC Adapter. (Modified with wires for ripple measurement, and two parallel decoupling capacitors added)

11.11.2 測定結果

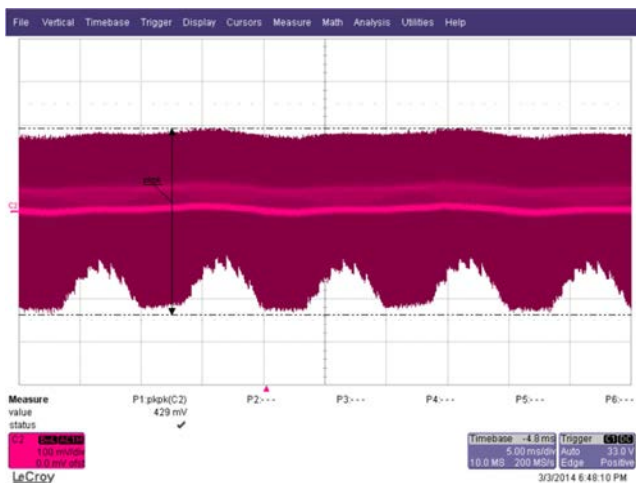


Figure 66 – Ripple, 190 VAC, Full Load. 5 ms, 100 mV / div.

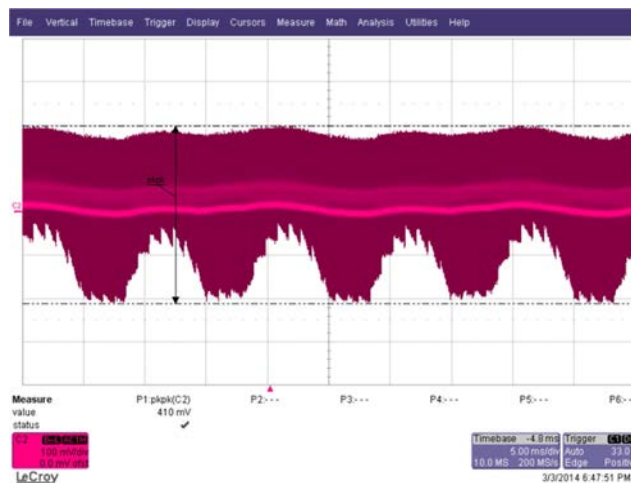


Figure 67 – Ripple, 265 VAC, Full Load. 5 ms, 100 mV / div.



Figure 68 – Ripple, 230 VAC, Full Load. 5 ms, 100 mV / div.

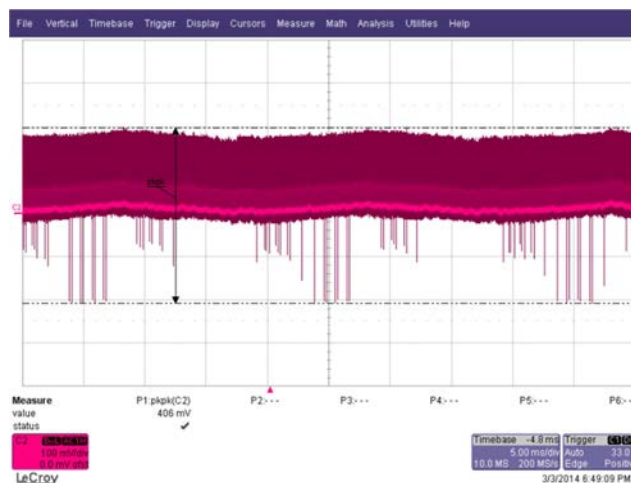
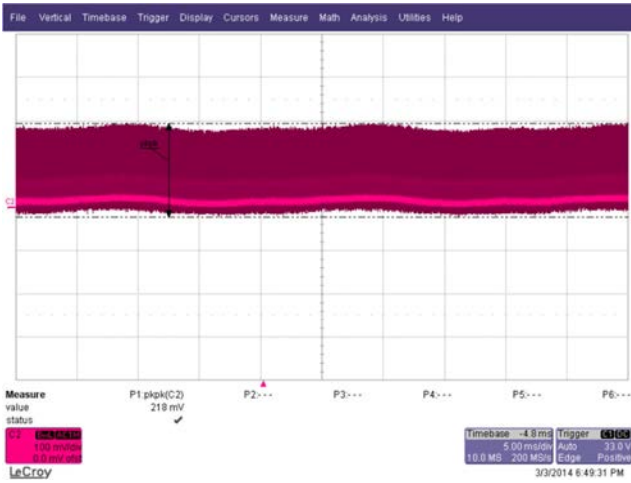
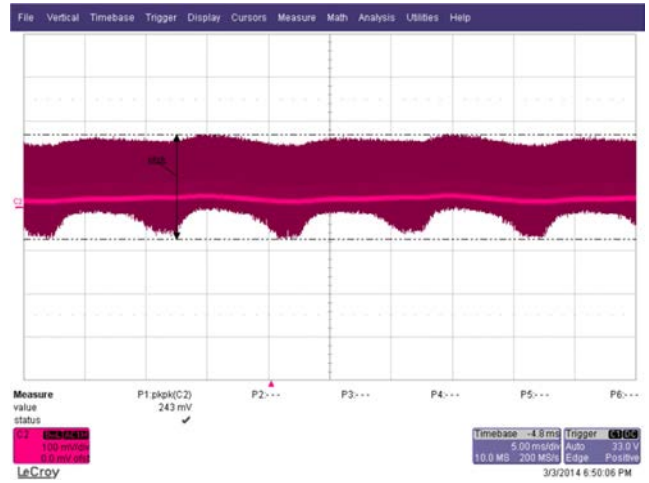


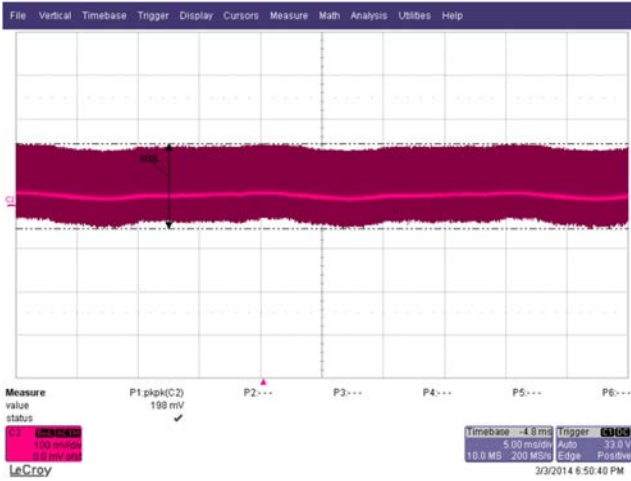
Figure 69 – Ripple, 230 VAC, 3/4 Full Load. 5 ms, 100 mV / div.



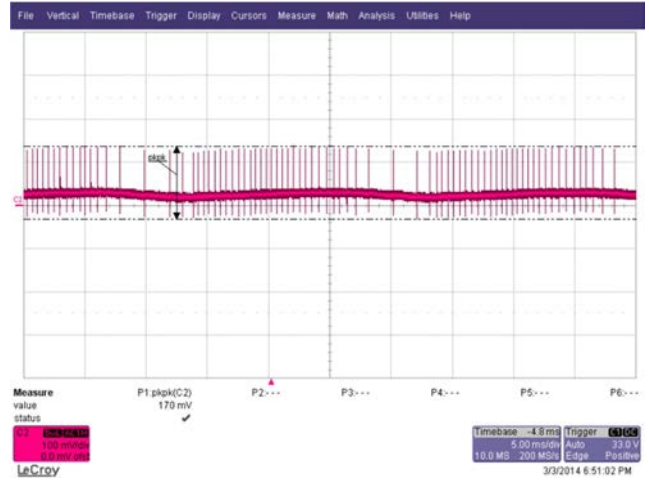
**Figure 70** – Ripple, 230 VAC, 1/2 Full Load.  
5 ms, 100 mV / div.



**Figure 71** – Ripple, 230 VAC, 1/4 Full Load.  
5 ms, 100 mV / div.



**Figure 72** – Ripple, 230 VAC, 1/8 Full Load.  
5 ms, 100 mV / div.



**Figure 73** – Ripple, 230 VAC, No-Load.  
5 ms, 100 mV / div.



### 13 入力サージ

Differential input line 1.2/50  $\mu$ s surge testing was completed on a single test unit to IEC61000-4-5. Input voltage was set at 230 VAC / 60 Hz. Output was loaded at full load and operation was verified following each surge event.

Surge Level (V)	Input Voltage (VAC)	Injection Location	Injection Phase (°)	Test Result (Pass/Fail)
+250	230	L to N	90	Pass
-250	230	L to N	90	Pass
+500	230	L to N	90	Pass
-500	230	L to N	90	Pass
+750	230	L to N	90	Pass
-750	230	L to N	90	Pass
+1000	230	L to N	90	Pass
-1000	230	L to N	90	Pass

Unit passes under all test conditions.

Differential Ring input line surge testing was completed on a single test unit to IEC61000-4-5. Input voltage was set at 230 VAC / 60 Hz. Output was loaded at full load and operation was verified following each surge event.

Surge Level (V)	Input Voltage (VAC)	Injection Location	Injection Phase (°)	Test Result (Pass/Fail)
+2500	230	L to N	90	Pass
-25000	230	L to N	90	Pass
+2500	230	L to N	0	Pass
-25000	230	L to N	0	Pass

Unit passes under all test conditions.

### 14 伝導 EMI



Power Integrations  
20.Mar 14 13:19

RBW 9 kHz  
MT 500 ms

Att 10 dB AUTO

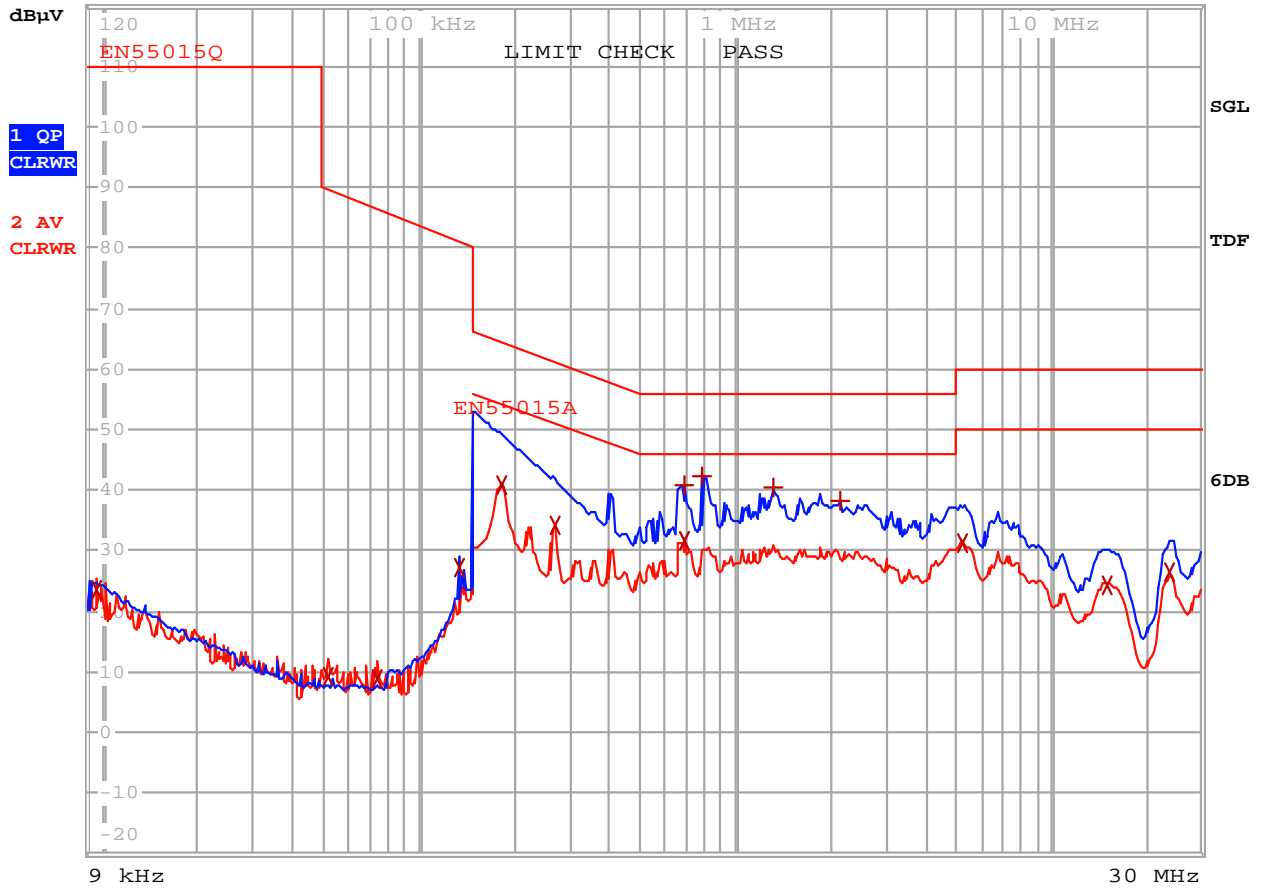


Figure 74 – Conducted EMI, Maximum Steady-State Load, 230 VAC, 60 Hz, and EN55015 B Limits. Unit on Top of Copper Plane.



EDIT PEAK LIST (Final Measurement Results)						
Trace1:	EN55015Q					
Trace2:	EN55015A					
Trace3:	---					
	TRACE	FREQUENCY	LEVEL	dB $\mu$ V		DELTA LIMIT dB
2	Average	9.4590904509 kHz	23.72	L1 gnd		
2	Average	51.3431986431 kHz	9.32	L1 gnd		
2	Average	73.4602458683 kHz	8.87	L1 gnd		
2	Average	134.789536006 kHz	27.12	N gnd		
2	Average	183.028505992 kHz	40.98	N gnd		-13.36
2	Average	269.806440381 kHz	34.16	N gnd		-16.96
1	Quasi Peak	687.48218373 kHz	40.89	N gnd		-15.10
2	Average	687.48218373 kHz	31.76	N gnd		-14.23
1	Quasi Peak	790.243042258 kHz	42.18	N gnd		-13.81
1	Quasi Peak	1.32578199726 MHz	40.35	N gnd		-15.64
1	Quasi Peak	2.1374603093 MHz	38.12	N gnd		-17.87
2	Average	5.23385515413 MHz	31.40	N gnd		-18.59
2	Average	15.0275202 MHz	24.45	N gnd		-25.55
2	Average	23.7503773643 MHz	26.52	L1 gnd		-23.47

**Table 4** – Conducted EMI, Maximum Steady-State Load, 230 VAC, 60 Hz, and EN55015 B Limits. Unit on Top of Copper Plane.





Power Integrations  
20.Mar 14 12:35

RBW 9 kHz  
MT 500 ms

Att 10 dB AUTO



Figure 75 – Conducted EMI, Maximum Steady-State Load, 230 VAC, 60 Hz, and EN55015 B Limits. Unit on Top of Copper Plane that is Connected to Earth.



EDIT PEAK LIST (Final Measurement Results)

Trace1: EN55015Q  
 Trace2: EN55015A  
 Trace3: ---

	TRACE	FREQUENCY	LEVEL dB $\mu$ V		DELTA LIMIT dB
2	Average	130.825395691 kHz	33.39	N gnd	
2	Average	136.137431366 kHz	43.13	N gnd	
2	Average	179.422121353 kHz	44.63	N gnd	-9.88
2	Average	269.806440381 kHz	37.40	N gnd	-13.72
1	Quasi Peak	397.727746704 kHz	44.42	N gnd	-13.47
2	Average	409.779295157 kHz	34.21	N gnd	-13.43
1	Quasi Peak	687.48218373 kHz	46.75	N gnd	-9.24
2	Average	687.48218373 kHz	37.01	N gnd	-8.98
1	Quasi Peak	790.243042258 kHz	48.05	N gnd	-7.94
1	Quasi Peak	1.32578199726 MHz	46.42	N gnd	-9.57
2	Average	1.84110031489 MHz	36.42	N gnd	-9.57
2	Average	2.0745979178 MHz	36.39	N gnd	-9.60
1	Quasi Peak	2.1588349124 MHz	44.56	N gnd	-11.43
2	Average	5.28619370567 MHz	36.97	N gnd	-13.02
1	Quasi Peak	6.77918394001 MHz	42.52	N gnd	-17.47
1	Quasi Peak	8.86858861671 MHz	40.08	N gnd	-19.91
2	Average	9.32097576636 MHz	34.03	N gnd	-15.96

**Table 5** – Conducted EMI, Maximum Steady-State Load, 230 VAC, 60 Hz, and EN55015 B Limits. Unit on Top of Copper Plane that is Connected to Earth.



**15 改訂履歴**

日付	作成者	改訂	説明と変更点	校閲者
2014 年 11 月 7 日	JdC	1.0	初回リリース	Apps & Mktg



## 最新の情報については、弊社ウェブサイト [www.powerint.com](http://www.powerint.com)

Power Integrations は、信頼性または生産性を向上させるために、いつでも製品を変更する権利を保持します。Power Integrations は、ここに記載した機器または回路を使用したことから生じる事柄について責任を一切負いません。Power Integrations は、ここでは何らの保証もせず、商品性、特定目的に対する適合性、及び第三者の権利の非侵害の黙示保証なども含めて、すべての保証を明確に否認します。

### 特許情報

ここで例示した製品及びアプリケーション（製品の外付けトランス構造と回路も含む）は、米国及び他国の特許の対象である場合があります。また、潜在的に、Power Integrations に譲渡された米国及び他国の出願中特許の対象である場合があります。Power Integrations の持つ特許の全リストは、[www.powerint.com](http://www.powerint.com) に掲載されます。Power Integrations は、<http://www.powerint.com/ip.htm> に定めるところに従って、特定の特許権に基づくライセンスを顧客に許諾します。

PI ロゴ、TOPSwitch、TinySwitch、LinkSwitch、DPA-Switch、PeakSwitch、CAPZero、SENZero、LinkZero、HiperPFS、HiperTFS、HiperLCS、Qspeed、EcoSmart、Clampless、E-Shield、Filterfuse、StackFET、PI Expert 及び PI FACTS は Power Integrations, Inc. の商標です。その他の商標は、各社の所有物です。©Copyright 2014 Power Integrations, Inc.

## Power Integrations の世界各国の販売サポート担当

### 世界本社

5245 Hellyer Avenue  
San Jose, CA 95138, USA.  
代表: +1-408-414-9200  
カスタマー サービス:  
電話: +1-408-414-9665  
ファックス: +1-408-414-9765  
電子メール:  
[usasales@powerint.com](mailto:usasales@powerint.com)

### ドイツ

Lindwurmstrasse 114  
80337, Munich  
Germany  
電話: +49-895-527-39110  
ファックス: +49-895-527-39200  
電子メール:  
[eurosales@powerint.com](mailto:eurosales@powerint.com)

### 日本

〒222-0033 神奈川県横浜市港北区新横浜 2-12-11 光正第三ビル  
日本  
電話: +81-45-471-1021  
ファックス: +81-45-471-3717  
電子メール:  
[japansales@powerint.com](mailto:japansales@powerint.com)

### 台湾

5F, No. 318, Nei Hu Rd.,  
Sec. 1  
Nei Hu District  
Taipei 11493, Taiwan R.O.C.  
電話: +886-2-2659-4570  
ファックス: +886-2-2659-4550  
電子メール:  
[taiwansales@powerint.com](mailto:taiwansales@powerint.com)

### 中国 (上海)

Rm 2410, Charity Plaza, No. 88,  
North Caoxi Road,  
Shanghai, PRC 200030  
電話: +86-21-6354-6323  
ファックス: +86-21-6354-6325  
電子メール:  
[chinasales@powerint.com](mailto:chinasales@powerint.com)

### インド

#1, 14<sup>th</sup> Main Road  
Vasanthanagar  
Bangalore-560052  
インド  
電話: +91-80-4113-8020  
ファックス: +91-80-4113-8023  
電子メール:  
[indiasales@powerint.com](mailto:indiasales@powerint.com)

### 韓国

RM 602, 6FL  
Korea City Air Terminal B/D,  
159-6  
Samsung-Dong, Kangnam-Gu,  
Seoul, 135-728 Korea  
電話: +82-2-2016-6610  
ファックス: +82-2-2016-6630  
電子メール:  
[koreasales@powerint.com](mailto:koreasales@powerint.com)

### イギリス

First Floor, Unit 15, Meadway  
Court, Rutherford Close,  
Stevenage, Herts. SG1 2EF  
United Kingdom  
電話: +44 (0) 1252-730-141  
ファックス: +44 (0) 1252-727-689  
電子メール:  
[eurosales@powerint.com](mailto:eurosales@powerint.com)

### 中国 (深圳)

17/F, Hivac Building, No. 2, Keji Nan  
8th Road, Nanshan District,  
Shenzhen, China, 518057  
電話: +86-755-8672-8689  
ファックス: +86-755-8672-8690  
電子メール:  
[chinasales@powerint.com](mailto:chinasales@powerint.com)

### イタリア

Via Milanese 20, 3<sup>rd</sup>.Fl.  
20099 Sesto San Giovanni  
(MI) Italy  
電話: +39-024-550-8701  
ファックス: +39-028-928-6009  
電子メール:  
[eurosales@powerint.com](mailto:eurosales@powerint.com)

### シンガポール

51 Newton Road,  
#19-01/05 Goldhill Plaza  
Singapore, 308900  
電話: +65-6358-2160  
ファックス: +65-6358-2015  
電子メール:  
[singaporesales@powerint.com](mailto:singaporesales@powerint.com)

### アプリケーション ホットライン

World Wide +1-408-414-9660

### アプリケーション ファクシミリ

World Wide +1-408-414-9760

