

SIC1181KQ / SIC1182KQ SCALE-iDriver ファミリー

アドバンスト アクティブ クランプ (AAC) 及び 最大 1200 V の強化絶縁に
対応した最大 8 A の車載用シングルチャンネル シリコン カーバイド (SiC)
MOSFET 及び IGBT ゲートドライバ

製品ハイライト

高集積化、コンパクトな実装

- ±8 A のピーク ゲート出力電流
- 強化絶縁を実現する内蔵 FluxLink™ 技術
- SiC MOSFET 向けに最適化されたアドバンスト アクティブ クランプ
- 超高速短絡検出機能
- 一次側及び二次側の UVLO
- レールツーレールの安定出力電圧
- 二次側への供給電圧は 1 電源にて対応
- 最大 150 kHz のスイッチング周波数
- ±5 ns の伝搬遅延ジッター
- -40 °C ~ +125 °C の動作周囲温度
- 優れたコモンモード過渡耐性
- 9.5 mm の浴面及び空間距離、CTI 600 を実現する eSOP パッケージ

保護/安全性

- 異常フィードバックを含む一次側及び二次側の低電圧ロックアウト保護
- 電流センス端子による SiC MOSFET の過電流検出
- 超高速短絡監視、ターンオフ、及びレポート機能
- SiC MOSFET のターンオフ時の過電圧制限

安全規格及び規制に準拠

- 生産ラインでの 100% 部分放電試験
- 生産ラインでの 100% HIPOT (8000 V ピーク、1 秒) 準拠試験
- 強化絶縁: VDE 0884-11 規格認定申請中
- UL 1577 認定申請中
- 自動車グレードレベル 1 の AEC Q-100 認定申請中

グリーン パッケージ

- ハロゲン化合物不使用、RoHS 指令適合

用途

- 電気自動車 (BEV) のトラクションドライブ
- ハイブリッド電気自動車 (PHEV) のトラクションドライブ
- 電気自動車の車載及び車外充電器

概要

SIC1181KQ と SIC1182KQ は、SiC MOSFET 用のシングル チャンネル ゲートドライバです。ガルバニック強化絶縁は、Power Integrations の革新的で堅牢な絶縁技術である FluxLink 技術によって実現されます。最大 ±8 A のピーク出力ドライブ電流により、定格電流 600/800 A (typ.) までのデバイスを駆動できます。

一次側及び二次側の低電圧ロックアウト (UVLO)、温度及びプロセス補正された出力インピーダンスを有するレールツーレール出力などの追加機能により、過酷な状況においても安全な動作が保証されます。

さらに、このゲートドライバ IC には、短絡保護 (オン期間及びターンオン時) 及び 1 つのセンス ピンで実現できる AAC (アドバンストアクティブ クランプ) (ターンオフ時) による過電圧制限機能を有します。電流センス端子がある SiC MOSFET では、調整可能な過電流検出機能を実現できます。

製品ポートフォリオ

製品 ¹	ピーク出力 ドライブ電流	スイッチの定格
SIC1181KQ	8.0 A	750 V
SIC1182KQ	8.0 A	1200 V

テーブル 1. SCALE iDriver 製品ラインアップ

注:

1. パッケージ: eSOP-R16B。



図 2. eSOP-R16B パッケージ

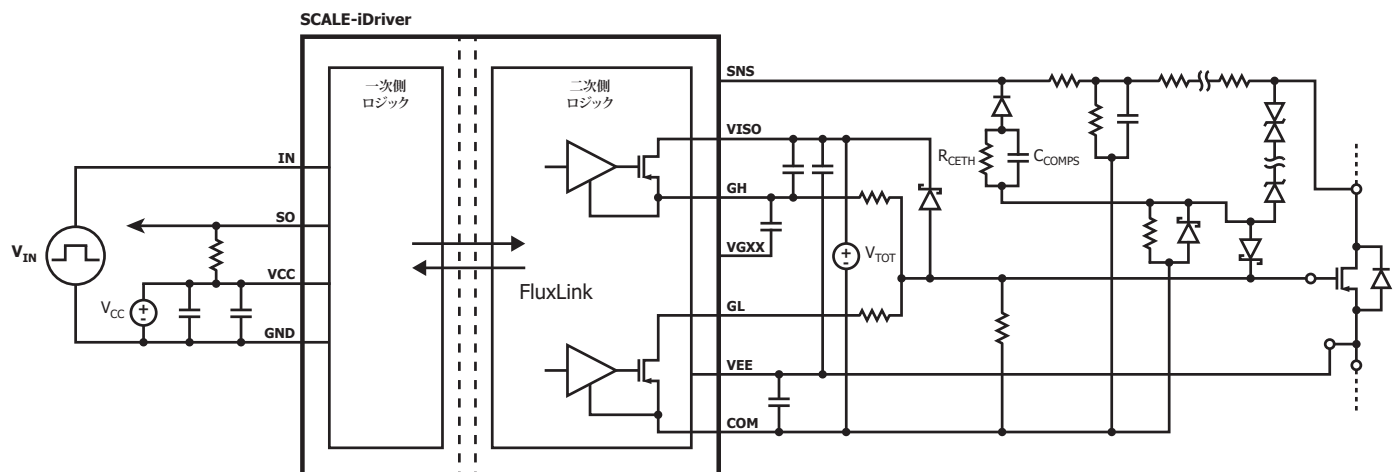
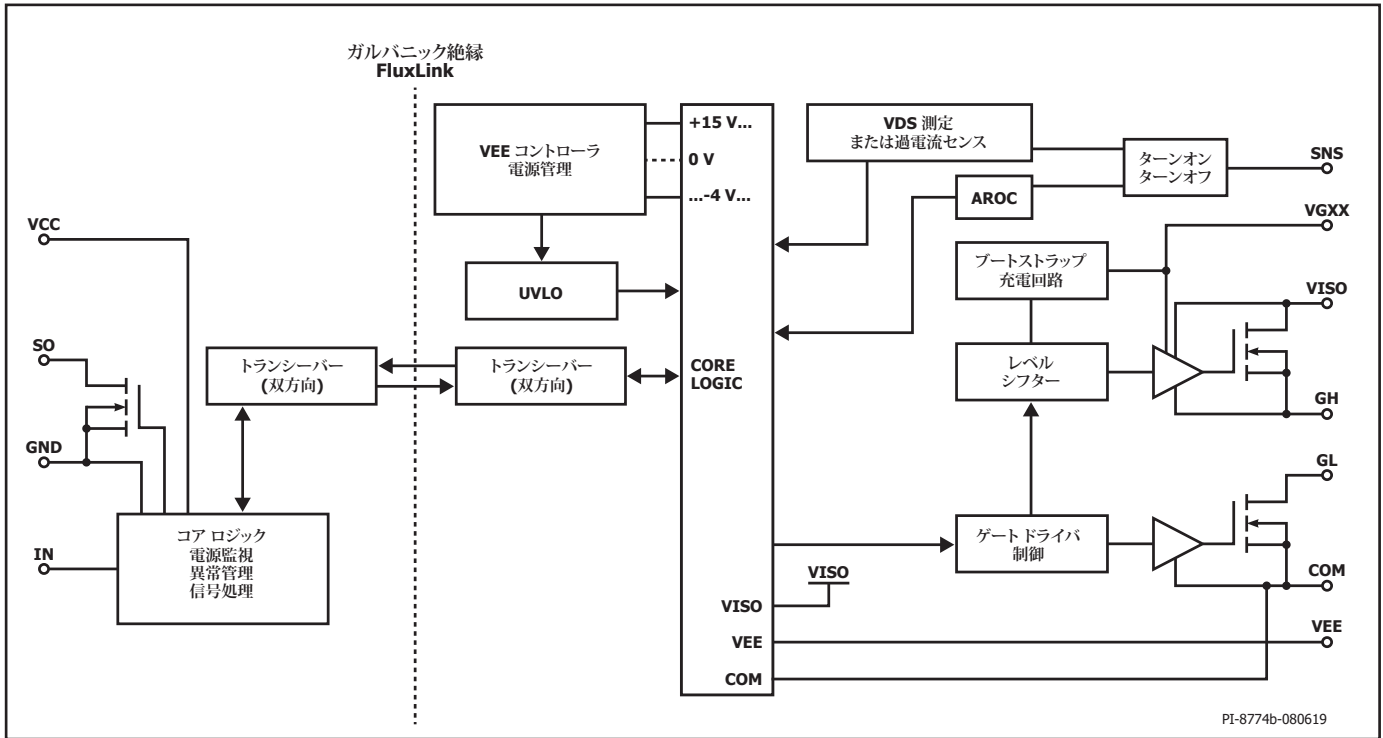


図 1. 標準的なアプリケーション回路図

PI-8897-061219



PI-8774b-080619

図 3. 機能ブロック図

ピン機能の説明

VCC ピン (ピン 1)

このピンは、一次側供給電圧の接続ポイントです。

GND ピン (ピン 3-6)

このピンは、一次側グランド電位用の接続ポイントです。すべての一次側電圧がこのピンを基準とします。

IN ピン (ピン 7)

このピンは、ロジック コマンド信号用の入力です。

SO ピン (ピン 8)

このピンは、ロジック異常信号 (オープン ドレイン) 用の出力です。

NC ピン (ピン 9)

このピンは未接続とします。はんだ付けには最小サイズの PCB パッドが必要です。

VEE ピン (ピン 10)

出力供給電圧のコモン (MOSFET ソース) です。

SNS ピン (ピン 11)

このピンは、ターンオン時に短絡電流を検出し、ターンオフ時に過電圧を制限するセンス入力です。センス機能がある SIC MOSFET では、SNS ピンを過電流監視機能として使用できます。

VGXX ピン (ピン 12)

このピンは、ブートストラップ及び充電回路の供給電圧電源です。

GH ピン (ピン 13)

このピンは、ドライバのターンオン時のゲート出力です。

VISO ピン (ピン 14)

このピンは、二次側の正の供給電圧用です。

COM ピン (ピン 15)

このピンは、二次側の基準電位と接続します。

GL ピン (ピン 16)

このピンは、ドライバのターンオフ時のゲート出力です。

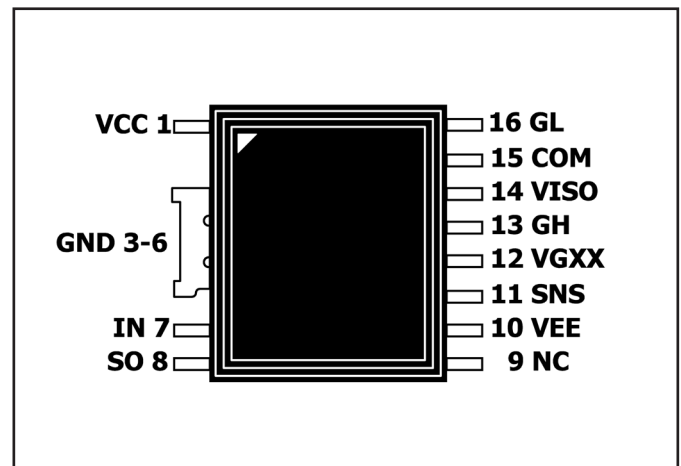


図 4. ピン配置図

SCALE-iDriver SIC118xKQ の機能の説明

シングルチャンネルの SCALE-iDriver™ ファミリー SIC118xKQ は、ブロッキング電圧が最大 1200 V の SiC MOSFET 半導体デバイスを駆動し、コントローラと半導体デバイス間の強化絶縁を実現します。IN ピンに入力されたロジック信号 (PWM) と VCC ピンに供給された一次側供給電圧は、どちらも GND を基準にする入力です。半導体デバイスと SCALE-iDriver の動作状態は、SO ピン経由で監視されます。

コマンド信号は、FluxLink 絶縁技術を使用して一次側 (IN) から二次側に転送されます。GH ピンは正のゲート電圧出力端子で、ターンオンの際にデバイスのゲートを充電します。GL ピンは負のゲート電圧出力端子で、ターンオフの際にデバイスのゲートを放電します。

短絡保護及び過電圧制限機能は、SNS ピンと半導体デバイスのドレイン端子間に回路を構成します。ターンオン時に SNS ピンで短絡が検出されると、ドライバはターンオフして、短絡による損傷から半導体デバイスを保護します。ターンオフ時に SNS ピンで過電圧が検出されると、AAC (アドバンスドアクティブクランプ) によって半導体デバイスのブロッキング電圧より低い電圧に制限します。半導体デバイスに電流センス端子がある場合は、短絡保護の代替として、調整可能な過電流検出機能を実現できます。

電源

SIC118xKQ には電力及び電圧異常時の制御機能が備えられています。これらの機能は、IC の電力と電圧を制御し、二次側のバイポーラ安定化電源を生成します。外部からの供給電圧は 2 つ必要になります。1 つは一次側 (V_{CC}) で、一次側のロジックと二次 (絶縁) 側との通信に電源を供給します。もう 1 つの供給電圧 (V_{TOT}) は、単極電圧として二次側に必要です。 V_{TOT} は VISO と COM 間に供給されます。 V_{TOT} は一次側から絶縁されている必要があります。少なくとも SCALE-iDriver と同等の絶縁性能を実現する必要があります。 V_{TOT} は、一次側または他のすべての二次側に対する寄生容量を小さくする必要があります。正のゲートソース電圧は、 V_{VISO} から電源供給され、内部で VEE に対して 15V (typ.) に生成及び安定化されます。負のゲートソース電圧は、COM に対して V_{VEE} によって供給されます。VEE は電流の供給/シンク容量が限られているため、追加の負荷がある場合は、VISO と COM 間に接続する必要があります。VISO と VEE 間または VEE と COM 間に負荷を追加することはできません。

入力とロジック異常 (一次側)

入力 (IN) のロジックは、5 V CMOS ロジックを使用するコントローラで直接動作するように設計されています。プルダウン抵抗 R_1 は、SIC118xKQ の入力ピンの近くで使用することを推奨します。

コントローラと SCALE-iDriver の物理的な距離が長い場合は、ラインドライバを追加したり、ロジックレベルを 15 V に上げることを推奨します。15 V のロジックレベルでは、図 6 に示す抵抗分割回路の使用を推奨します。このソリューションはロジックレベルを必要に応じて調整でき、ドライバのノイズ耐性を向上させることもできます。

ゲートドライバのコマンドは、 $t_{P(LH)}$ と $t_{P(HL)}$ の伝搬遅延を伴い、IN から GH (ターンオン) 及び GL (ターンオフ) に転送されます。

通常動作時に、何も異常が検出されなかった場合、SO ピンは高インピーダンス状態 (オープン ドレイン) に維持されます。異常時は SO ピンが GND に接続され、何らかの異常が検出されます。SO は、 V_{VCC} (一次側) が $UVLO_{VCC}$ を下回っている間、Lo レベルになります。短絡が検出されるか、(二次側の) 供給電圧の V_{VISO} が $UVLO_{VISO}$ を下回った場合、SO のステータスが遅延時間 t_{FAULT} 後に変化し、 t_{SO} の期間、Lo レベルを維持します。異常状態の発生時には、ドライバはオフ状態になります (GL が COM に接続されます)。 t_{SO} の期間中、IN からのコマンド信号の伝達は無視されます。ドライバがオン状態になる前に、新しいターンオン コマンドが必要です。

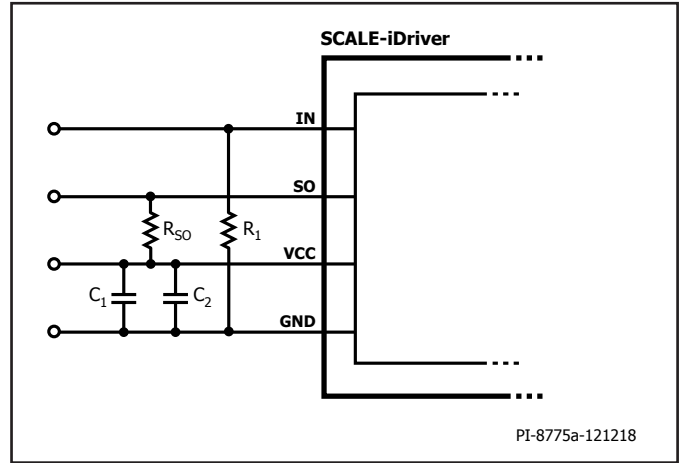


図 5. 標準 5 V IN ロジックレベルの推奨回路

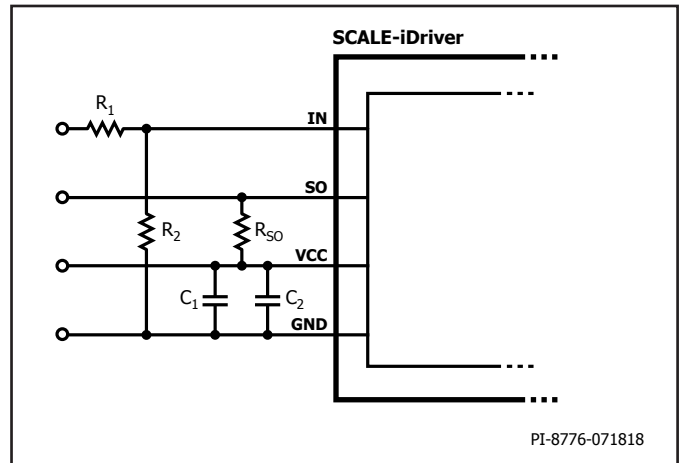


図 6. IN ロジックレベルが上昇した場合の推奨回路
(IN ロジックレベルが 15 V の場合、 $R_1=3.3 \text{ k}\Omega$ 及び $R_2=1.2 \text{ k}\Omega$)

出力 (二次側)

駆動される半導体デバイスのゲートは、2 つの異なる抵抗値を使用し、SCALE-iDriver の GH ピン及び GL ピンに接続します。ターンオン ゲート抵抗 R_{GON} は GH ピンに接続され、ターンオフゲート抵抗 R_{GOFF} は GL に接続する必要があります。両方のゲート抵抗の値が同じ場合、GL と GH を互いに接続することができます。SCALE-iDriver のデータシートにより、 R_{GH} 及び R_{GL} の値は、対応する GH と GL に接続される抵抗の合計値として定義されます。ほとんどの半導体デバイスのデータシートには、デバイス内部のゲート抵抗 R_{GINT} が指定されていることに注意してください。 R_{GINT} に加えて、外部抵抗 R_{GON} と R_{GOFF} を指定してアプリケーション要件に対するゲート電流レベルを設定します。その結果、 R_{GH} は R_{GON} と R_{GINT} の合計値になります。外部のゲート抵抗における消費電力とピーク電流については、十分なマージンが必要です。SIC118xKQ の GH ピン出力の電流源 (I_{GH}) は、ターンオン時に 7.8 A まで供給することができ、GL ピン出力の電流源 (I_{GL}) は、ターンオフ時に 7.3 A まで吸い込むことができます。SCALE-iDriver の内部抵抗は、それぞれ R_{GHI} と R_{GLI} として記載されています。SCALE-iDriver のゲート抵抗がより高いピーク電流を流そうとすると、ピーク電流は安全な値に内部で制限されます。

安全な起動と停止

ドライバの起動と停止の実行中に、予期しない入力状態や出力状態が発生することがあります。このような状態を避けるために、起動時と停止時は、IN ピンを Lo レベルに維持することを推奨します。VCC、VISO、VEE、VGXX ピンに関連するすべての供給電圧は、それぞれに対応するセラミックコンデンサ C_1 、 C_2 、 C_{S1} 、 C_{S2} 、及び C_{GXX} を使用して安定化する必要があります (図 5、6、7、8 を参照)。それぞれの供給電圧が定常値に到達した後、遅延時間 t_{START} が経過するとドライバが動作を開始します。

ショートパルス動作

IN に入力されたコマンド信号が、最小パルス時間 $t_{GE(MIN)}$ より短いと、SIC118xKQ の GH 及び GL ピンの出力信号は $t_{GE(MIN)}$ の値まで拡張されます。 $t_{GE(MIN)}$ より長くは拡張されません。

短絡保護

SIC118xKQ は、半導体デバイスのドレイン - ソース間電圧をセンス抵抗回路を通じて検知し、短絡検出を行います。非常に安定した V_{VISO} 及びデバイスのゲートと VISO ピン間に接続されたショットキー ダイオードにより、 V_{GS} が定電圧化された VISO にクランプされ、短絡時の電流及びそれによって生じる SiC 半導体のエネルギーを制限します。

オフ状態時には、SNS は COM ピンに内部で接続されます。オプションのフィルタコンデンサが SNS ピンと COM の間に接続されている場合は、このコンデンサが放電されます。

ドライバがターンオン過渡状態またはオン状態の場合は、ASIC の内部ブランキング時間が経過した後に、SNS による短絡検出アルゴリズムが有効になります。SNS で VEE に対して約 0.4 V (typ.) の電圧降下が検出されると短絡と判断され、ドライバは一次側からコマンドを受信することなく、ターンオフを開始します。フォールト コマンドが一次側に送信され、10 μ s (typ.) の間、SO が GND に引き下げられます。この間、ドライバは IN ピンのすべてのコマンド信号を無視します。短絡ターンオフ移行フェーズと並行して、SCALE-iDriver の内部アドバンスト アクティブ クランプ過電圧制限機能が有効になります。

V_{DS} 過電圧制限 (アドバンスト アクティブ クランプ)

ドライバがターンオフ過渡状態またはオフ状態の場合は、SNS で過電圧制限アルゴリズムが有効になり、内部基準が COM になります。通常 440 μ A (ターンオフ過渡状態) から 520 μ A (オフ状態) の電流が SNS に供給されている場合、ドライバはゲート電流を調整してターンオフ時の di/dt を制限し、ドレイン - ソース間の過電圧を抑制します。

過電流検出

半導体デバイスに電流センス端子が装備されている場合は、VEE に対してこの信号を SNS に供給できます。短絡保護のセクションで説明したように、VEE に対して SNS に約 0.4 V の電圧が供給されている場合は、過電流として処理されます。これにより、過電流ターンオフになり、その後は、短絡時と同じ保護動作になります。

応用例

この例では、SIC MOSFET デバイスのドレインと SIC118xKQ SNS ピンを一連の TVS ダイオードで接続する過電圧制限の設定方法及び SNS ピンに接続した抵抗回路による短絡検出の設定方法を示します。

一次側

15 V 入力ロジックを使用している場合は、入りに図 6 の回路を使用することを推奨します。 R_1 と R_2 は、IN ピンで 5 V 信号を取得する電圧分回路を表します。追加フィルタリングが必要な場合は、図 7 に示すように、コンデンサ C_F を R_2 と並列に配置します。時定数 τ は方程式 (1) で計算できます。IN ピンで直接 5 V のロジックが使用されている場合は、 R_2 を省略して、 R_1 を 100 Ω まで下げることができます。

$$t = \frac{R_1 \times R_2}{R_1 + R_2} \times C_F \quad (1)$$

プルアップ抵抗 R_{S0} の値は 1 k Ω とし、VCC 及び SO に接続して、異常状態の場合に約 5 mA の電流を SO (オープンドレイン) に供給するものとします。一次側電源は VCC と COM に接続します。ここで、 C_1 は V_{VCC} をバッファし、 C_2 は高周波数フィルタとして機能します。

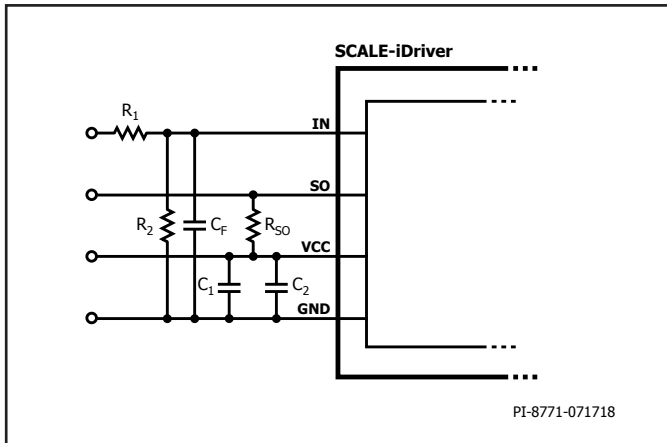


図 7. 一次側回路例

二次側

図 8 に示すように、二次側電源は VISO と COM に接続されます。SIC MOSFET に対する推奨は、 $V_{TOT} = 20$ V を使用して、ターンオン時に VEE に対して $V_{GH} = 15$ V とし、ターンオフ時に VEE に対して $V_{GL} = -5$ V とすることです。この方法を使用すると、追加部品が不要になります。どの場合にも、寄生ターンオン効果について考慮する必要があります。

半導体のゲート電荷量が μ C あたり 3 μ F 以上のバッファ コンデンサを VEE と COM の間 (C_{S1}) に接続し、さらに VISO と VEE の間 (C_{S2}) に接続する必要があります。10 nF のコンデンサを GH と VGXX の間に接続します。

短絡時のゲート電圧の安定化とドレイン電流の制限を確実にを行うには、ゲートと V_{VISO} 間にショットキー ダイオード D_{STO} を接続します。

システムのパワーオン中に、デバイスの寄生容量による誤動作を避けるには、ゲートと COM の間に 22 k Ω の抵抗 R_{DIS} を接続します。

SNS ピンには、アドバンスド アクティブ クランプというターンオフ過渡時の過電圧制限に使用可能なオルタネート機能があり、TVS ダイオード回路を使用します。ターンオン過渡状態時の短絡検出には、抵抗回路を使用します。

AAC は、SIC118xKQ の SNS ピンに流入する I_{SNS} 電流によってトリガされます。これにより、 I_{SNS} の増大とともに GL 電流を徐々に減少させ、20 mA (typ.) まで低下させます。これにより、TVS ダイオードによるアクティブ クランプ機能の効果が大幅に高まります。例: TVS 回路の合計電圧制限は、1200 V-SIC MOSFET デバイスの場合、900 V に設定されます。

SNS ピンはターンオン過渡時に短絡検出を行い、COM に対する検出レベルが V_{SNS} になるとシャットダウンがトリガされます。 R_{CE2} から R_{CE10} までの抵抗で構成された SIC MOSFET のドレインに接続された抵抗回路の抵抗値は、1200 V-SIC MOSFET デバイスの場合、2.43 M Ω です。

SIC MOSFET に、VEE に対するセンス端子が装備されていて、実際のソース電流の一部を出力している場合は、この信号をシャント抵抗を介して SNS ピンに入力することも可能です。ここで SNS 検出レベルが V_{SNS} に達すると、過電流検出となり、SIC118xKQ は SIC MOSFET をターンオフさせます。

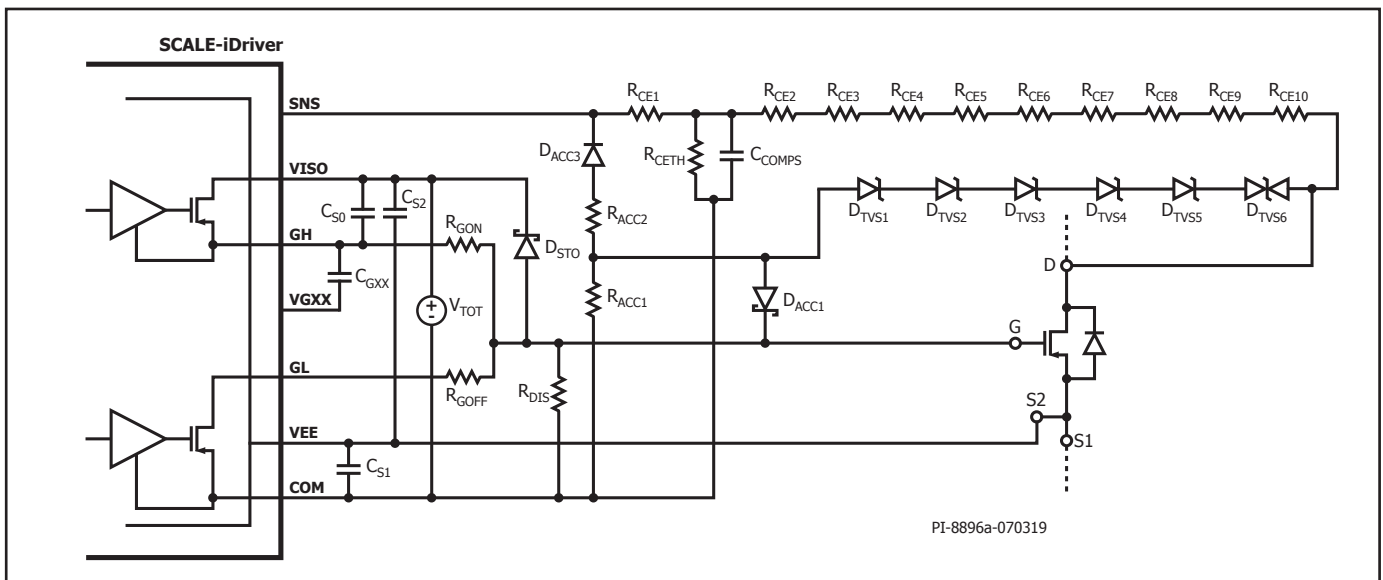


図 8. ブーススタートランジスタなしの二次側回路例

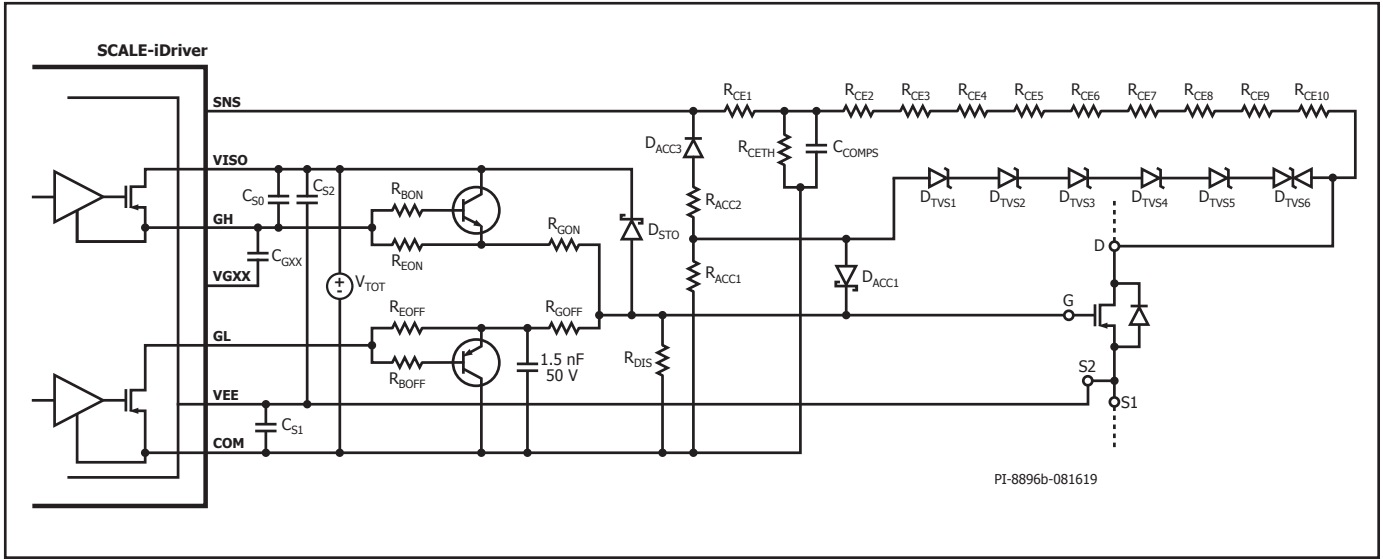


図 9. ブースタートランジスタを使用してゲート電流をアップさせる場合の二次側回路例

消費電力と IC ジャンクション温度の予測

パワーデバイスのゲートドライバステージの設計の最初の手順は、必要なゲート電力である P_{DRV} を計算することです。その電力は方程式 (2) に基づいて計算します。

$$P_{DRV} = Q_{GATE} \times f_s \times V_{TOT} \quad (2)$$

ここで、

Q_{GATE} - パワーデバイスの制御に必要なゲート電荷 (V_{TOT} で定義される特定のゲート電位範囲に対する値)。

f_s - SCALE-iDriver の IN ピンに適用されるスイッチング周波数。

V_{TOT} - SCALE-iDriver の二次側供給電圧。

P_{DRV} に加えて、方程式 (3) 及び (4) に従い、 P_p (一次側の IC 消費電力) 及び P_{SNL} (容量負荷を持たない二次側の IC 消費電力) を考慮する必要があります。これらは共に周囲温度とスイッチング周波数に依存します (「標準性能特性」を参照)。

$$P_p = V_{VCC} \times I_{VCC} \quad (3)$$

$$P_{SNL} = V_{TOT} \times I_{VISO} \quad (4)$$

IC 動作中は、 P_{DRV} は、外付けターンオン ゲート抵抗 R_{GH} 、ターンオフ ゲート抵抗 R_{GL} 、パワースイッチの内部ゲート抵抗 R_{GINT} (利用可能な場合)、及びドライバの内部抵抗 R_{GHI} と R_{GLI} で分担されます。

ジャンクション温度を推定するために、IC 内部の消費電力 P_{OL} は、方程式 (5) によって計算できます。

$$P_{OL} = 0.5 \times Q_{GATE} \times f_s \times V_{TOT} \times \left(\frac{R_{GHI}}{R_{GHI} + R_{GH}} + \frac{R_{GLI}}{R_{GLI} + R_{GL}} \right) \quad (5)$$

R_{GH} と R_{GL} は、外付けゲート抵抗 (R_{GON} , R_{GOFF}) と、SiC MOSFET パワーデバイスの内部ゲート抵抗 R_{GINT} の合計を表します (方程式 (6) と (7) を参照)。

$$R_{GH} = R_{GON} + R_{GINT} \quad (6)$$

$$R_{GL} = R_{GOFF} + R_{GINT} \quad (7)$$

IC 消費電力 (P_{DIS}) の合計は、方程式 (3)、(4)、(5) の合計として方程式 (8) で予測されます。

$$P_{DIS} = P_p + P_{SNL} + P_{OL} \quad (8)$$

周囲温度 T_A における動作ジャンクション温度 T_J は、方程式 (9) に従って、ジャンクションから周囲までの熱抵抗 θ_{JA} によって予測できます。

$$T_J = \theta_{JA} \times P_{DIS} + T_A \quad (9)$$

パラメータ	記号	条件	最小	最大	単位
絶対最大定格¹					
一次側供給電圧 ²	V_{VCC}	VCC – GND	-0.5	6.5	V
二次側供給電圧の合計	V_{TOT}	VISO – COM	-0.5	30	V
二次側のプラス供給電圧	V_{VISO}	VISO – VEE	-0.5	20	V
二次側のマイナス供給電圧	V_{VEE}	VEE – COM	-0.5	15	V
ロジック入力の電圧 (コマンド信号)	V_{IN}	IN – GND	-0.5	$V_{VCC} + 0.5$	V
ロジック出力の電圧 (異常信号)	V_{SO}	SO – GND	-0.5	$V_{VCC} + 0.5$	V
ロジック出力の電流 (異常信号)	I_{SO}	ピンへのプラス電流		10	mA
スイッチング周波数	f_s			150	kHz
保存温度	T_s		-65	150	°C
動作ジャンクション温度	T_j		-40	150 ³	°C
動作周囲温度	T_A		-40	125	°C
動作ケース温度	T_C		-40	125	°C
入力消費電力 ⁴	P_P	$V_{VCC} = 5\text{ V}, V_{TOT} = 28\text{ V},$ $T_A = 25\text{ °C}$ $f_s = 150\text{ kHz}$		188	mW
出力消費電力 ⁴	P_S			1602	
合計 IC 消費電力	P_{DIS}				1790

注:

- 絶対最大定格を超えた場合、デバイスに回復不能な損傷を与えることがあります。
- VCC ピンで直接測定されるピーク電圧として定義されます。
- コマンド信号の伝送は、推奨値より高いジャンクション温度で影響を受ける場合があります。
- 入力消費電力は方程式 (3) を基準にします。出力消費電力は、容量負荷のない二次側の IC 消費電力 (P_{SNL} 、方程式 (4))、及び負荷時の消費電力 (P_{OL} 、方程式 (5)) です。合計 IC 消費電力は、 P_P と P_S の合計値です。

熱抵抗

熱抵抗: eSOP-R16B パッケージ:

(θ_{JA})	67 °C/W ¹
(θ_{JC})	34 °C/W ²

注:

- 2 オンス (610 g/m²) の銅箔部。
- ケース温度は、パッケージ上部のプラスチック製表面で測定。

パラメータ	記号	条件 $T_j = -40\text{ °C} \sim +125\text{ °C}$ 注 1 を参照 (特に指定がない場合)	最小	標準	最大	単位
推奨する動作条件						
一次側供給電圧	V_{VCC}	VCC – GND	4.75		5.25	V
二次側供給電圧の合計	V_{TOT}	VISO – COM	18		28	V
低ロジック入力電圧	V_{IL}				0.5	V
高ロジック入力電圧	V_{IH}		3.3			V
スイッチング周波数	f_s		0		150	kHz
動作 IC ジャンクション温度	T_j		-40		125	°C
電気的特性						
低ロジック入力のスレッシュホールド電圧	V_{IN+LT}		0.6	1.25	1.8	V
高ロジック入力のスレッシュホールド電圧	V_{IN+HT}		1.7	2.2	3.05	V
ロジック入力の電圧ヒステリシス	V_{IN+HS}	注 8 を参照	0.1			V
入力バイアス電流	I_{IN}	$V_{IN} = 4\text{ V}$	14	23	30	μA
供給電流 (一次側)	I_{VCC}	$V_{IN} = 0\text{ V}$		15	22	mA
		$V_{IN} = 5\text{ V}$		25	35	
		$f_s = 20\text{ kHz}$		22	30	
		$f_s = 75\text{ kHz}$		25	35	
供給電流 (二次側)	I_{VISO}	$V_{IN} = 0\text{ V}$		7	9	mA
		$V_{IN} = 5\text{ V}$		7.5	9	
		$f_s = 20\text{ kHz}$		8	10	
		$f_s = 75\text{ kHz}$		11	14	
電源監視スレッシュホールド (一次側)	$UVLO_{VCC}$	動作を再開		4.3	4.65	V
		動作を一時停止	3.85	4.15		
		ヒステリシス 注 8 を参照	0.02			
電源監視スレッシュホールド (二次側、プラス側 V_{VISO})	$UVLO_{VISO}$	動作を再開		12.85	13.5	V
		動作を一時停止	11.7	12.35		
		ヒステリシス 注 8 を参照	0.3			
電源監視ブランキング時間 (二次側、プラス側 V_{VISO})	$UVLO_{VISO(BL)}$	VISO 電圧降下 13.5 V から 11.5 V 注 8 を参照	0.5			μs

パラメータ	記号	条件 $T_J = -40\text{ °C} \sim +125\text{ °C}$ 注 1 を参照 (特に指定がない場合)	最小	標準	最大	単位
電気的特性 (続き)						
二次側プラスの供給電圧レギュレーション	$V_{\text{VISO(HS)}}$	$21\text{ V} < V_{\text{TOT}} \leq 30\text{ V}; I_{\text{VEE}} \leq 1500\text{ }\mu\text{A}$ $V_{\text{TOT}} = 19\text{ V}, I_{\text{VEE}} \leq 750\text{ }\mu\text{A}$ $V_{\text{TOT}} = 18\text{ V}, I_{\text{VEE}} \leq 400\text{ }\mu\text{A}$	14.4		15.75	V
VEE ソース容量	$I_{\text{VEE(SO)}}$	$V_{\text{TOT}} = 15\text{ V}, V_{\text{VEE}}$ を 0 V に設定	0.1			mA
		$V_{\text{TOT}} = 25\text{ V}, V_{\text{EE}}$ を 7.5 V に設定、注 9 を参照	1.85	3.3	4.5	
VEE シンク容量	$I_{\text{VEE(SI)}}$	$V_{\text{TOT}} = 25\text{ V}, V_{\text{EE}}$ を 12.5 V に設定、注 9 を参照	1.74	3.1	4.5	mA
SNS 異常監視スレッシュホールド	V_{SNS}	ターンオン過渡時、COM を基準とする、注 8 を参照		400		mV
SNS 異常監視ブランキング時間	$t_{\text{SNS(BL)}}$	V_{SNS} における SNS の立ち上がりから 16 V における GH の立ち下がりまでの時間	450	650	900	ns
GL 電流を 20 mA まで下げるのに必要な SNS 電流	I_{SNS}	ターンオフ過渡時、 $T_J = 25\text{ °C}$		535		μA
ターンオンの伝搬遅延	$t_{\text{P(LH)}}$	$T_J = 25\text{ °C}$ 注 3 を参照	250	265	305	ns
		$T_J = 125\text{ °C}$ 注 3 を参照	255	282	300	
ターンオフの伝搬遅延	$t_{\text{P(HL)}}$	$T_J = 25\text{ °C}$ 注 4 を参照	240	270	325	ns
		$T_J = 125\text{ °C}$ 注 4 を参照	250	288	320	
最小のターンオンパルス及びターンオフパルス	$t_{\text{GE(MIN)}}$	注 8 を参照			650	ns
出力立ち上がり時間	t_{R}	C_{G} なし、注 5 を参照		22	45	ns
		$C_{\text{G}} = 10\text{ nF}$ 、注 5 を参照	55	113	150	
		$C_{\text{G}} = 47\text{ nF}$ 、注 5 を参照	300	475	650	
出力立ち下がり時間	t_{F}	C_{G} なし、注 6 を参照		18	45	ns
		$C_{\text{G}} = 10\text{ nF}$	55	105	150	
		$C_{\text{G}} = 10\text{ nF}$	300	447	650	
伝搬遅延のジッター	Δ_{TP}	注 8 を参照		± 5		ns
異常信号の遅延時間	t_{FAULT}	注 13 を参照		0.8	1.4	μs
SO 異常信号の伝達時間	t_{SO}		6.8	10	13.4	μs
電源オンの起動時間	t_{START}	注 7, 8 を参照			10	ms

パラメータ	記号	条件 $T_j = -40\text{ °C} \sim +125\text{ °C}$ 注 1 を参照 (特に指定がない場合)	最小	標準	最大	単位
電気的特性 (続き)						
ゲートソースのピーク電流、GH ピン	$I_{G(H)}$	$V_{GH} \geq V_{TOT} - 11\text{ V}$ $C_G = 470\text{ nF}$ 注 9 を参照	3.6	4.35	5.5	A
		$R_G = 0\ \Omega$ $T_A = 25\text{ °C}$ $f_s = 1\text{ kHz}$ 注 2、8、9 を参照		7.8		
ゲート シンクのピーク電流、GL ピン	$I_{G(L)}$	$V_{GL} \leq 7.5\text{ V}$ 、 $C_G = 470\text{ nF}$ V_{GL} は COM を基準とする	3.6	4.55	5.5	A
		$R_G = 0\ \Omega$ 、 $f_s = 1\text{ kHz}$ 注 2、8 を参照		7.3		
内部ターンオンゲート抵抗	R_{GHI}	$I_G = 250\text{ mA}$ $V_{IN} = 5\text{ V}$ 注 9 を参照		0.74	1.2	Ω
内部ターンオフゲート抵抗	R_{GLI}	$I_G = 250\text{ mA}$ $V_{IN} = 0\text{ V}$ 注 9 を参照		0.68	1.1	Ω
ターンオン ゲートの出力電圧 (COM ピンを参照)	$V_{GH(ON)}$	$I_G = 20\text{ mA}$ $V_{IN} = 5\text{ V}$ 注 9 を参照	$V_{TOT} - 0.04$			V
ターンオフ ゲートの出力電圧 (COM ピンを参照)	$V_{GL(OFF)}$	$I_G = -20\text{ mA}$ $V_{IN} = 5\text{ V}$ 注 9 を参照			0.04	V
SO 出力電圧	$V_{SO(FAULT)}$	異常状態、 $I_{SO} = 3.4\text{ mA}$ $V_{VCC} \geq 3.9\text{ V}$		210	450	mV
パッケージの特性 (注 8、注 10 を参照)						
絶縁距離	DTI	最小内部ギャップ (内部空間距離)	0.4			mm
最小ギャップ (空間距離)	L1 (IO1)	端子から端子までの空中最短距離	9.5			mm
最小外部トラックング (沿面距離)	L2 (IO2)	パッケージの表面における端子から端子までの最短距離	9.5			mm
耐トラックング性 (相対トラックング指数)	CTI	DIN EN 60112 (VDE 0303-11): 2010-05 EN / IEC 60112:2003 + A1:2009	600			
絶縁抵抗、入力出力間	R_{IO}	$V_{IO} = 500\text{ V}$ 、 $T_j = 25\text{ °C}$ 注 12 を参照	10^{12}			Ω
		$V_{IO} = 500\text{ V}$ 、 $100\text{ °C} \leq T_j \leq T_{C(MAX)}$ 注 12 を参照	10^{11}			
絶縁容量、入力出力間	C_{IO}	注 12 を参照		1		pF

パラメータ	記号	条件 $T_j = -40\text{ °C} \sim +125\text{ °C}$ 注 1 を参照 (特に指定がない場合)	最小	標準	最大	単位	
パッケージの絶縁特性							
最大 RMS 動作絶縁電圧	V_{IORM}	SIC1181KQ			531	V_{RMS}	
		SIC1182KQ			849		
最大繰り返しピーク絶縁電圧	V_{IORM}	SIC1181KQ			750	V_{PEAK}	
		SIC1182KQ			1200		
入出力間テストピーク電圧	V_{PD}	方法 A、環境テストのサブグループ 1 の後、 $V_{PD} = 1.6 \times V_{IORM}$ 、 $t = 10\text{ s}$ (認証) 部分放電 < 5 pC	SIC1181KQ			1200	V_{PEAK}
			SIC1182KQ			1920	
		方法 A、入力/出力セーフティテストのサブグループ 2/3 の後、 $V_{PD} = 1.2 \times V_{IORM}$ 、 $t = 10\text{ s}$ 、(認証) 部分放電 < 5 pC	SIC1181KQ			900	
			SIC1182KQ			1440	
		方法 B1、100% 量産試験、 $V_{PD} = 1.875 \times V_{IORM}$ 、 $t = 1\text{ s}$ 部分放電 < 5 pC	SIC1181KQ			1407	
			SIC1182KQ			2250	
最大過渡ピーク絶縁電圧	V_{IOTM}	$V_{TEST} = V_{IOTM}$ 、 $t = 60\text{ s}$ (認証)、 $t = 1\text{ s}$ (100% 量産)	SIC1181KQ			6000	V_{PEAK}
			SIC1182KQ			8000	
絶縁抵抗	R_s	$V_{IO} = 500\text{ V}$ (T_s において)			$>10^9$	Ω	
最大ケース温度	T_s				150	$^{\circ}\text{C}$	
推奨する消費電力の合計	P_s	$T_A = 25\text{ °C}$ デレレーティング、図 10 を参照			1.79	W	
汚染度				2			
気候区分				40/125/21			
RMS 絶縁耐圧電圧	V_{ISO}	$V_{TEST} = V_{ISO}$ 、 $t = 60\text{ s}$ (認証)、 $V_{TEST} = 1.2 \times V_{ISO} = 6000\text{ V}_{RMS}$ 、 $t = 1\text{ s}$ (100% 量産)			5000	V_{RMS}	

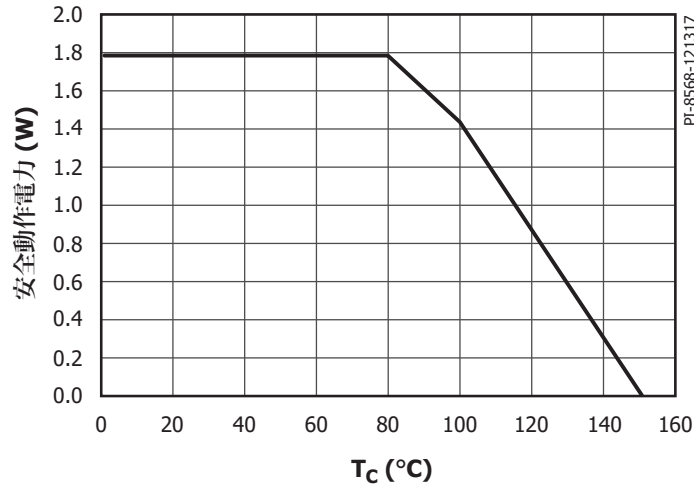


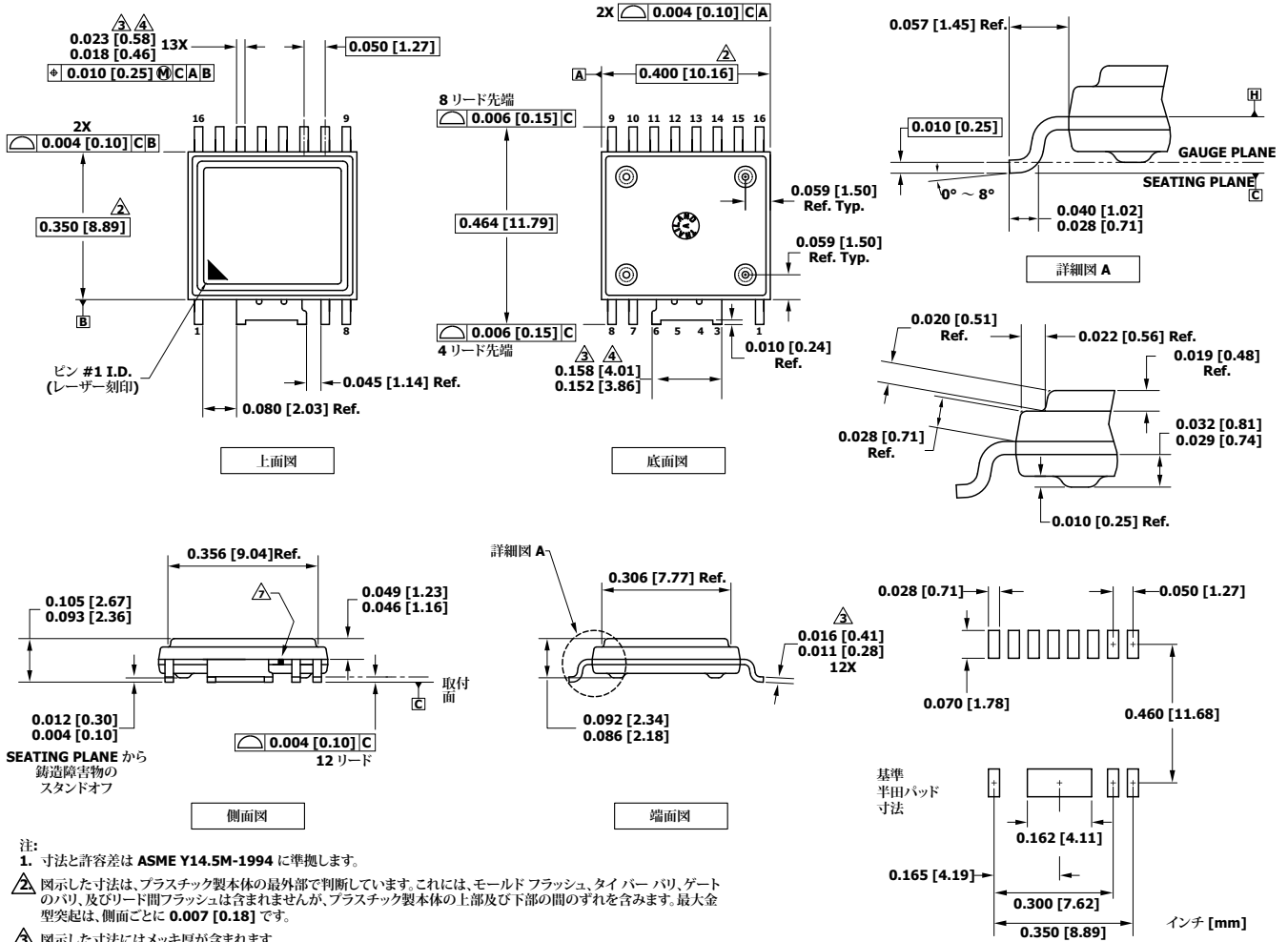
図 10. ケース温度 T_c を考慮した温度ディレーティング曲線 P_s (DIN V VDE 0884-11)

T_A 及び/またはケース温度が 125 °C になるまで、動作が可能です。温度ディレーティング曲線を下回っても、これらの値を超える場合は、熱ストレスが製品の動作に回復不能な損傷を与えることがあります。温度ディレーティング曲線を超過して動作させると、製品の信頼性に影響することがあります。

注:

- $V_{VCC} = 5\text{ V}$, $V_{TOT} = 25\text{ V}$, $R_G = 5.6\ \Omega$, C_G なし。VGXX ピンは、10 nF コンデンサを経由して G ピンに接続されています。
標準的な値は、 $T_j = 25\text{ °C}$, $f_s = 150\text{ kHz}$, デューティ サイクル = 50% で規定されています。ピンにはプラス電流が流れることが想定されています。
- パルス幅 $\leq 10\ \mu\text{s}$, デューティ サイクル $\leq 1\%$ です。最大値は ASIC によって安全レベルに制御されています。内部ピーク電力は、 $R_G \geq 0\ \Omega$, 及びパワー半導体モジュールの入力ゲート容量 $C_{IES} \leq 47\text{ nF}$ に対して安全に制御されます。ゲートソースのピーク電流は、 $R_{GH} = 0$ (及び $R_{GL} = 4\ \Omega$) を使用している場合に、388 nF のゲート容量を 2.5 V の電圧レベルから 12.5 V の電圧レベルまで充電するために必要な時間によって決定されました。ゲートシンクのピーク電流は、 $R_{GL} = 0$ (及び $R_{GH} = 4\ \Omega$) を使用している場合に、388 nF のゲート容量を 22.5 V の電圧レベルから 12.5 V の電圧レベルまで放電するために必要な時間によって決定されました。
- V_{IN} は 10 ns で 0 V から 5 V に変化します。IN ピンでの 50% の電圧上昇から G ピンでの 10% の電圧上昇までに遅延が観測されます。
- V_{IN} は 10 ns で 5 V から 0 V に変化します。IN ピンでの 50% の電圧下降から G ピンでの 10% の電圧下降までに遅延が観測されます。
- V_{GE} の 10% から 90% までの測定 (C_G は半導体ゲート容量をシミュレートします)。 V_{GE} は C_G で測定されています。
- V_{GE} の 90% から 10% までの測定 (C_G は半導体ゲート容量をシミュレートします)。 V_{GE} は C_G で測定されています。
- 一次側と二次側の供給電圧 (V_{VCC} と V_{TOT}) は、ドライバが適切に動作するために最小限必要なレベルに達するまで遅れが発生します。この期間に一次側から二次側に信号が転送されることはありません。
- 標準値を参照して設計してください。
- プラス電流はピンから流出します。
- 安全距離はアプリケーションに依存し、沿面距離と空間距離の要件はアプリケーション固有の機器絶縁規格に従う必要があります。基板設計では、IC のはんだ付けパッドの必要な安全距離を確実に維持する必要があります。
- IEC 61000-4-8 ($f_s = 50\text{ Hz}$ 及び 60 Hz)、及び IEC 61000-4-9 に従って測定しています。
- 片方のバリアをすべて短絡し、2 端子のデバイスを作成します。
- 異常発生 (UVLO または SNS 異常) を二次側から SO ピンに転送するには遅れが発生します。

eSOP-R16B



- 注:
1. 寸法と許容差は ASME Y14.5M-1994 に準拠します。
 2. 図示した寸法は、プラスチック製本体の最外部で判断しています。これには、モールド フラッシュ、タイバーバリ、ゲートのバリ、及びリード間フラッシュは含まれませんが、プラスチック製本体の上部及び下部の間のずれを含みます。最大金型突起は、側面ごとに 0.007 [0.18] です。
 3. 図示した寸法にはメッキ厚が含まれます。
 4. リード間の鋳バリや突起は含まれません。
 5. 寸法の単位はインチ [mm] です。
 6. A, B の基準面は、H の値により決定します。
 7. リード 6 と 7 のプラスチックパッケージ本体寸法図/表面の露出金属、内部的にワイドリード 3/4/5/6 に接続されています。

PI-6995-051716
POD-eSOP-R16B Rev B

MSL テーブル

部品番号	MSL 定格
SIC118xKQ	3

ESD 及びラッチアップ テーブル

テスト	条件	結果
125 °C でラッチアップ	AEC-Q100-002	すべてのピンで ±100 mA 以上、または $1.5 \times V_{MAX}$ 以上
人体モデル ESD	AEC-Q100-002	すべてのピンで ±2000 V 以上
帯電デバイスモデル ESD	AEC-Q100-002	すべてのピンで ±500 V 以上

IEC 60664-1 定格テーブル

パラメータ	条件	仕様
基礎絶縁グループ	材料グループ	I
設置 クラス分類	定格主 RMS 電圧 ≤ 150 V	I - IV
	定格主 RMS 電圧 ≤ 300 V	I - IV
	定格主 RMS 電圧 ≤ 600 V	I - IV
	定格主 RMS 電圧 ≤ 1000 V	I - III (SIC1182KQ のみ)

電気的特性 (EMI) テーブル

パラメータ	記号	条件	最小	標準	最大	単位
コモンモード過渡耐性、高ロジック	CM_H	図 11 と図 12 に従って一般的な値を測定します。 最大値は台形の波形を仮定する設計値です。		-35 / 50	-100 / 100	kV/μs
コモンモード過渡耐性、低ロジック	CM_L					
可変磁場耐性	H_{HPEAK}	注 11 を参照		1000		A/m
	H_{LPEAK}					

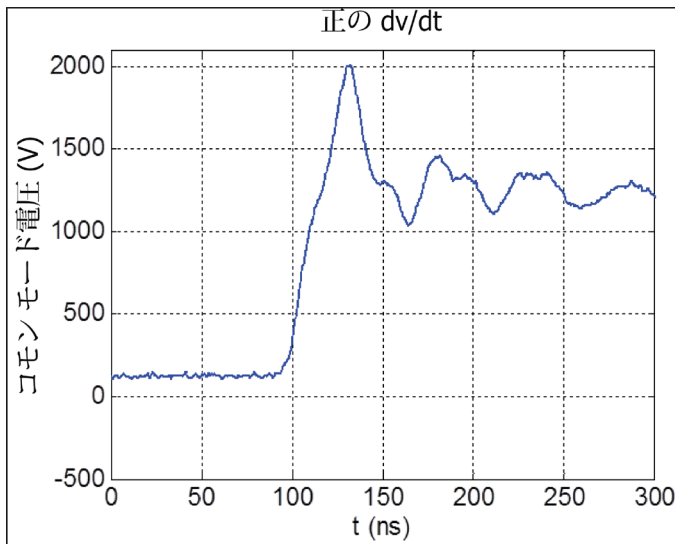


図 11. 正の dv/dt を生成する場合に適用されるコモンモードパルス (SIC1182KQ について表示)。

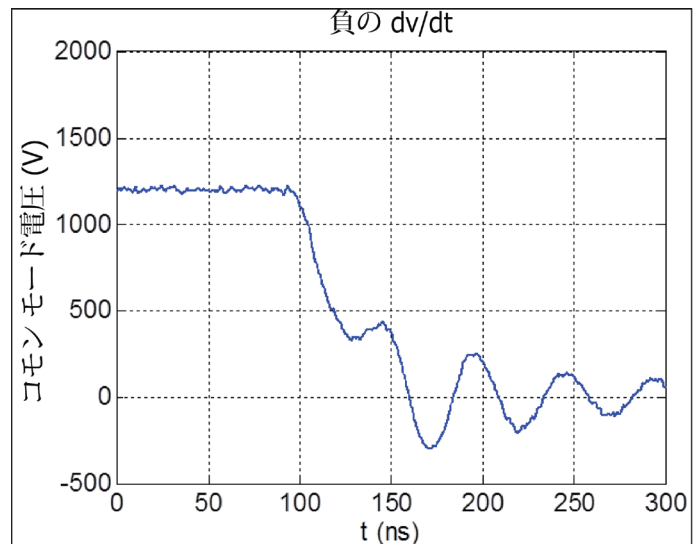
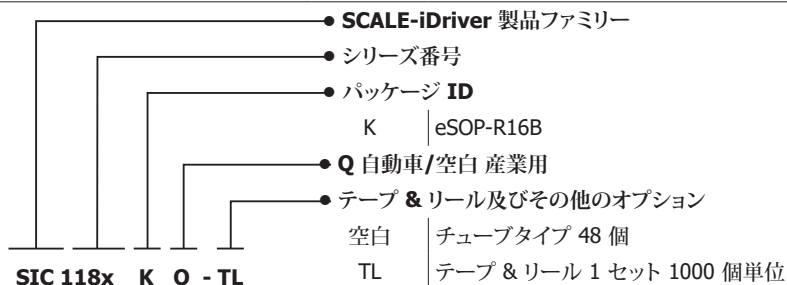


図 12. 負の dv/dt を生成する場合に適用されるコモンモードパルス (SIC1182KQ について表示)。

規制情報テーブル

製品	VDE	UL	CSA
SIC1181KQ	DIN VDE V 0884-11 (VDE V 0884-11):2017-01 の認証申請中	UL1577 コンポーネント認定プログラムに基づく UR 認定申請中	UL1577 コンポーネント認定プログラムに基づく UR 認定申請中
	絶縁の最大過渡絶縁電圧を 6 kV、最大サージ絶縁電圧を 6 kV、最大繰り返しピーク絶縁電圧を 750 V に強化しました。	シングル保護、5000 V _{RMS} 絶縁耐圧	シングル保護、5000 V _{RMS} 絶縁耐圧
	ファイル番号申請中	ファイル番号申請中	ファイル番号申請中
SIC1182KQ	DIN VDE V 0884-11 (VDE V 0884-11):2017-01 の認証申請中	UL1577 コンポーネント認定プログラムに基づく UR 認定申請中	UL1577 コンポーネント認定プログラムに基づく UR 認定申請中
	絶縁の最大過渡絶縁電圧を 8 kV、最大サージ絶縁電圧を 8 kV、最大繰り返しピーク絶縁電圧を 1200 V に強化しました。	シングル保護、5000 V _{RMS} 絶縁耐圧	シングル保護、5000 V _{RMS} 絶縁耐圧
	ファイル番号申請中	ファイル番号申請中	ファイル番号申請中

品番コード体系表



注

改訂	注	日付
A	コード A のリリース。	10/19

最新の情報については、弊社ウェブサイト www.power.com をご覧ください。

Power Integrations は、信頼性や生産性を向上するために、いつでも製品を変更する権利を保有します。Power Integrations は、ここに記載した機器または回路を使用したことから生じる事柄について責任を一切負いません。Power Integrations は、ここでは何らの保証もせず、商品性、特定目的に対する適合性、及び第三者の権利の非侵害性の黙示の保証などが含まれますがこれに限定されず、すべての保証を明確に否認します。

特許情報

ここで例示した製品及びアプリケーション (製品の外付けトランス構造と回路も含む) は、米国及び他国の特許の対象である場合があります。また、Power Integrations に譲渡された米国及び他国の出願中特許の対象である可能性があります。Power Integrations が保有する特許の全リストは、www.power.com に掲載されています。Power Integrations は、www.power.com/ip.htm に定めるところに従って、特定の特許権に基づくライセンスを顧客に許諾します。

生命維持に関する方針

Power Integrations の社長の書面による明示的な承認なく、Power Integrations の製品を生命維持装置またはシステムの重要な構成要素として使用することは認められていません。ここで使用した用語は次の意味を持つものとします。

- 「生命維持装置またはシステム」とは、(i) 外科手術による肉体への埋め込みを目的としているか、または (ii) 生命活動を支援または維持するものであり、かつ (iii) 指示に従って適切に使用した時に動作しないと、利用者に深刻な障害または死をもたらすと合理的に予想されるものです。
- 「重要な構成要素」とは、生命維持装置またはシステムの構成要素のうち、動作しないと生命維持装置またはシステムの故障を引き起こすか、あるいは安全性または効果に影響を及ぼすと合理的に予想される構成要素です。

Power Integrations, Power Integrations ロゴ、CAPZero、ChiPhy、CHY、DPA-Switch、EcoSmart、E-Shield、eSIP、eSOP、HiperPLC、HiperPFS、HiperTFS、InnoSwitch、Innovation in Power Conversion、InSOP、LinkSwitch、LinkZero、LYTSwitch、SENZero、TinySwitch、TOPSwitch、PI、PI Expert、PowiGaN、SCALE、SCALE-1、SCALE-2、SCALE-3、及び SCALE-iDriver は、Power Integrations, Inc. の商標です。その他の商標は、各社の所有物です。

©2019, Power Integrations, Inc.

Power Integrations の世界各国の販売サポート担当

世界本社 5245 Hellyer Avenue San Jose, CA 95138, USA 代表: +1-408-414-9200 カスタマー サービス: 上記以外の国: +1-65-635-64480 南北アメリカ: +1-408-414-9621 電子メール: usasales@power.com	ドイツ (AC-DC/LED 販売) Einsteinring 24 85609 Dornach/Aschheim Germany 電話: +49-89-5527-39100 電子メール: eurosales@power.com	イタリア Via Milanese 20, 3rd.Fl. 20099 Sesto San Giovanni (MI) Italy 電話: +39-024-550-8701 電子メール: eurosales@power.com	シンガポール 51 Newton Road #19-01/05 Goldhill Plaza Singapore, 308900 電話: +65-6358-2160 電子メール: singaporesales@power.com
中国 (上海) Rm 2410, Charity Plaza, No. 88 North Caoxi Road Shanghai, PRC 200030 電話: +86-21-6354-6323 電子メール: chinasales@power.com	ドイツ (ゲートドライバ販売) HellwegForum 1 59469 Ense Germany 電話: +49-2938-64-39990 電子メール: igbt-driver.sales@power.com	日本 〒222-0033 神奈川県横浜市 港北区新横浜 1-7-9 友泉新横浜一丁目ビル 電話: +81-45-471-1021 電子メール: japansales@power.com	台湾 5F, No. 318, Nei Hu Rd., Sec.1 Nei Hu Dist. Taipei 11493, Taiwan R.O.C. 電話: +886-2-2659-4570 電子メール: taiwansales@power.com
中国 (深圳) 17/F, Hivac Building, No. 2, Keji Nan 8th Road, Nanshan District, Shenzhen, China, 518057 電話: +86-755-8672-8689 電子メール: chinasales@power.com	インド #1, 14th Main Road Vasanthanagar Bangalore-560052 India 電話: +91-80-4113-8020 電子メール: indiasales@power.com	韓国 RM 602, 6FL Korea City Air Terminal B/D, 159-6 Samsung-Dong, Kangnam-Gu, Seoul, 135-728, Korea 電話: +82-2-2016-6610 電子メール: koreasales@power.com	英国 Building 5, Suite 21 The Westbrook Centre Milton Road Cambridge CB4 1YG 電話: +44 (0) 7823-557484 電子メール: eurosales@power.com